UNIVERSIDADE DE SÃO PAULO
ESCOLA DE ENGENHARIA DE SÃO CARLOS
Departamento de Engenharia Elétrica

SEL 414
SISTEMAS DIGITAIS

Material de apoio didático

Prof. HOMERO SCHIABEL

SÃO CARLOS – 2012

1. PRODUTOS CANÔNICOS: DECODIFICADORES E CIRCUITOS MULTIPLEX

1.1. Geradores de Produtos Canônicos

Os sistemas para geração de produtos canônicos são utilizados para produzir todos os produtos possíveis a partir de *n* variáveis de entrada, o que significa, portanto, gerar 2^n saídas diferentes utilizando a lógica *E*.

1.1.1. Circuitos Básicos

As 2^n combinações possíveis de serem feitas com n variáveis de entrada podem ser geradas por circuitos básicos como os apresentados nas figuras a seguir:

(a) Para 2 variáveis:

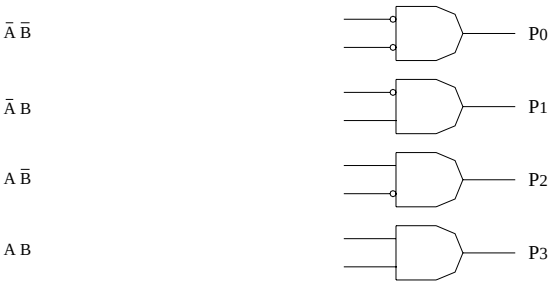


Figura 1.1 – Gerador de Produtos Canônicos – 4 saídas

(b) Para 3 variáveis:

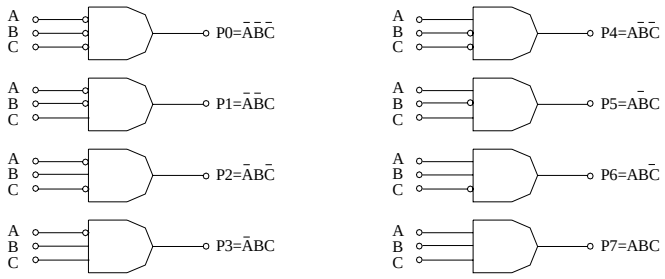


Figura 1.2 – Gerador de Produtos Canônicos – 8 saídas

Para números crescentes de variáveis, começam a existir dificuldades adicionais, já que, de acordo com as configurações acima, para *n* variáveis, seriam necessárias 2^n portas *E* de *n* entradas cada uma. Para tornar a configuração desse tipo de circuito mais compacta, existem outras formas de montagem, basicamente em formato de matriz.

1.1.2. Matriz de Encadeamento Simples

A constituição do circuito gerador de produtos canônicos em forma de matriz utiliza o princípio de utilizar apenas portas *E* de 2 entradas. Para o encadeamento simples, seguem abaixo alguns exemplos para 3 e 4 variáveis de entrada, respectivamente:

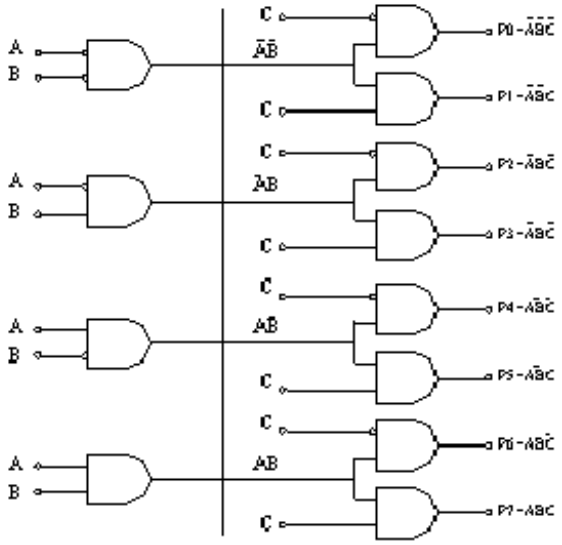


Figura 1.3 – Matriz de encadeamento simples – 3 variáveis de entrada

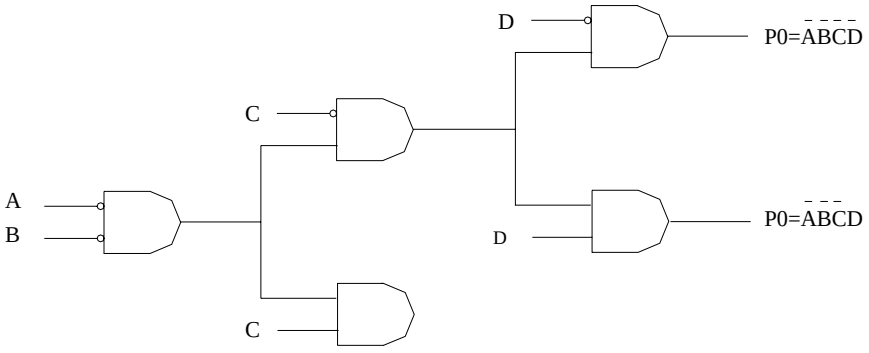


Figura 1.4 – Matriz de encadeamento simples – 4 variáveis de entrada

1.1.3. Matriz de Encadeamento Duplo

Este terceiro processo de geração de produtos canônicos apresenta uma resposta mais rápida com um menor número de portas. É uma configuração muito utilizada em circuitos Multiplexadores e em Memórias. A seguir, um exemplo para 4 variáveis de entrada:

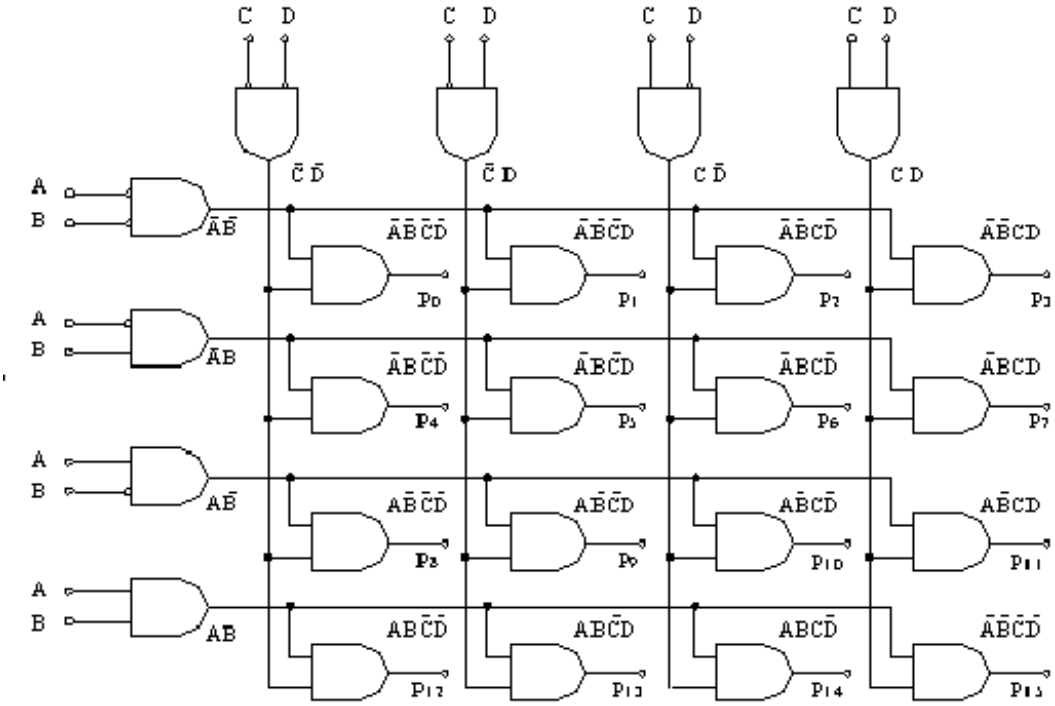


Figura 1.5 – Matriz de encadeamento duplo – 4 variáveis de entrada

1.1.4. Matriz de Diodos

A configuração de um gerador de produtos canônicos pode ser simplificada, inclusive em custo, utilizando a matriz de diodos. O princípio desse circuito pode ser dado na avaliação da célula básica dessa matriz, apresentado na figura abaixo: quando se coloca V_{CC} no terminal ***A*** (isto é, A = 1), o diodo estará cortado e, portanto, a saída estará ligada ao terminal de $+V_{CC}$ através da resistência *R*, ou seja, S = 1; ao contrário, se o terminal ***A*** for aterrado (A = 0), o diodo conduzirá, fazendo com o terminal de saída seja conectado ao terra (portanto, S = 0). Logo, para que uma determinada saída apresente nível lógico 1 – para uma dada combinação de entradas e na configuração mostrada na figura – basta ligar diodos entre o ramo de saída e os ramos das correspondentes entradas.

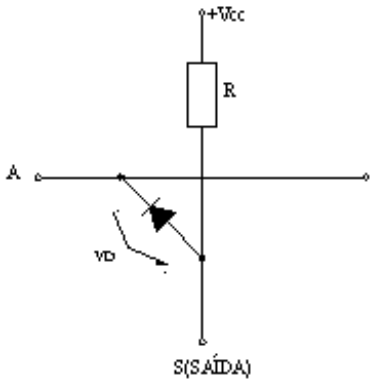


Figura 1.6 – Célula básica de uma matriz de diodos

Nas figuras a seguir, são dados exemplos da montagem dessa matriz para gerar produtos canônicos com 2 e com 4 variáveis de entrada, respectivamente.

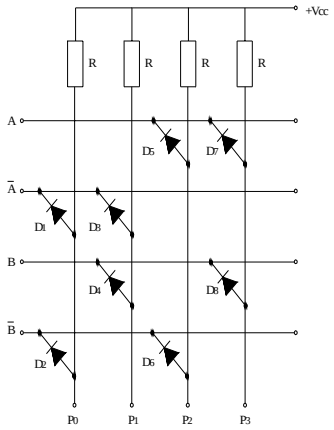


Figura 1.7 – Matriz de diodos – 2 variáveis de entrada

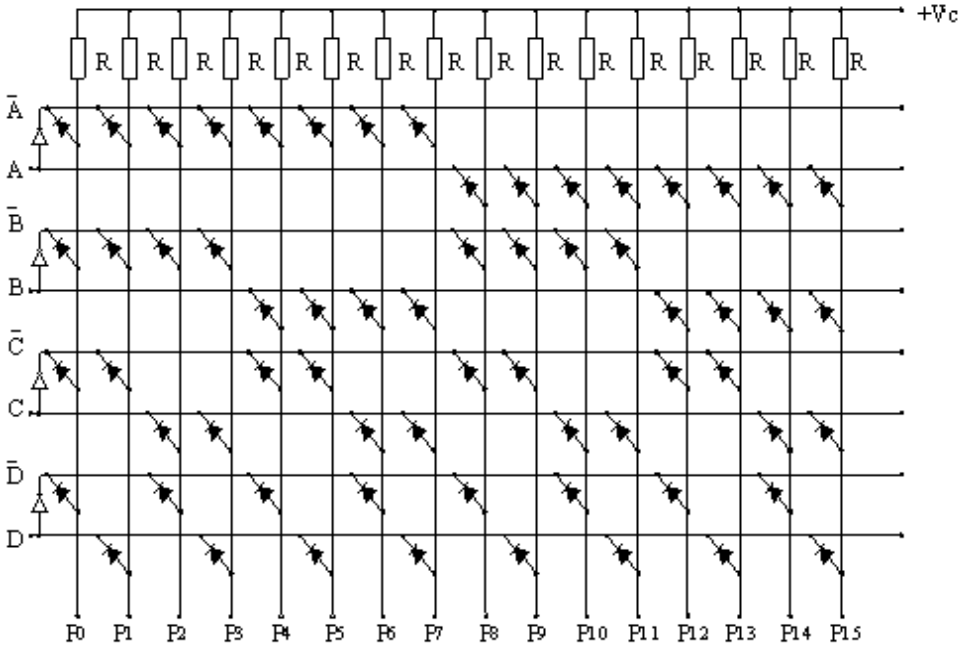


Figura 1.8 – Matriz de diodos – 4 variáveis de entrada

Uma das principais aplicações do gerador de produtos canônicos está na montagem do sistema de endereçamento de dados nas memórias digitais, ou seja, ele é o dispositivo utilizado como **decodificador** de endereços para acesso às posições de armazenamento em memórias. Com essa mesma função, ele é utilizado para controle dos dispositivos MULTIPLEXADORES E DEMULTIPLEXADORES, como conceituados a seguir.

1.2. Dispositivos Multiplexadores (MULTIPLEX)

O circuito multiplexador (Multiplex, ou simplesmente, MUX) é um dispositivo normalmente utilizado para enviar numa única linha informações contidas em várias linhas, conforme esquematizado a seguir.

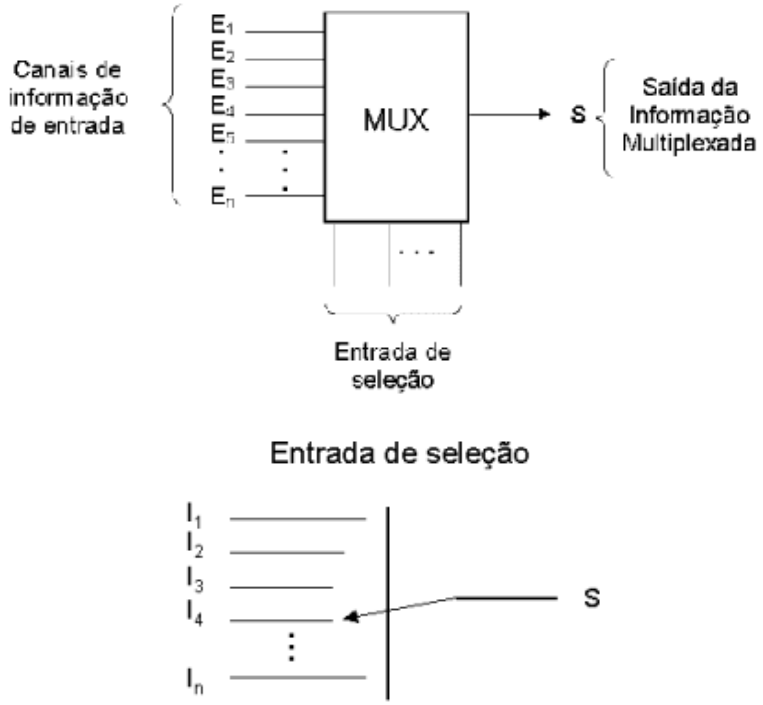


Figura 1.9 – Circuito MULTIPLEX

Como se vê nos esquemas anteriores, é necessário ser feita uma seleção do canal de entrada que vai ser conectado à saída a cada instante. Utilizando sistemas digitais, o MUX vai ser montado essencialmente a partir de um gerador de produtos canônicos, como mostra a figura a seguir:

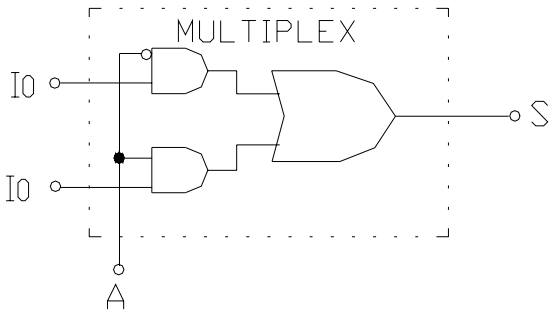


Figura 1.10 – Circuito MULTIPLEX - Seleção

Abaixo, é apresentado um exemplo para montagem interna de um Multiplex de 4 canais de entrada, que necessitará utilizar 2 variáveis de seleção:

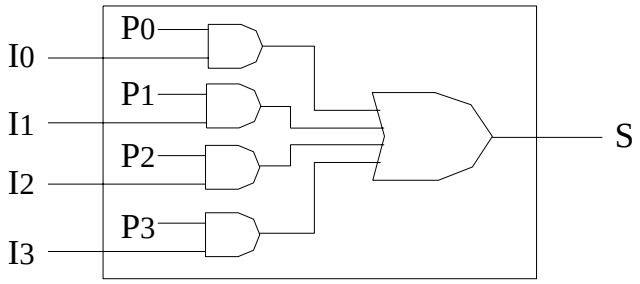


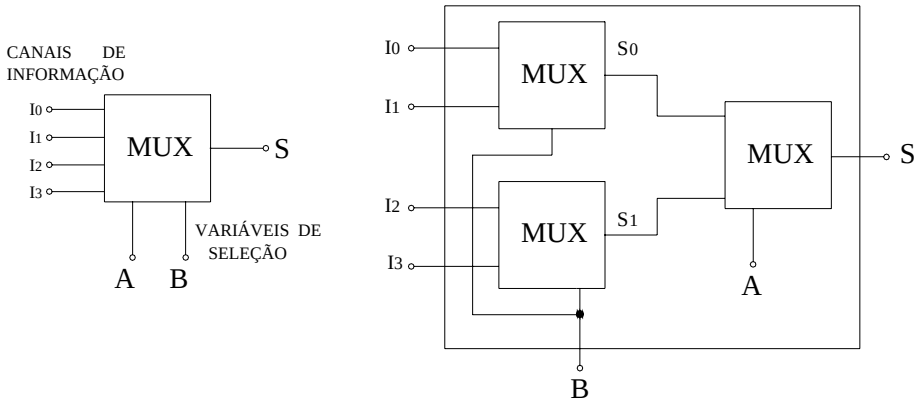
Figura 1.11 – Circuito MULTIPLEX

OBS.: P_0, P_1, P_2, P_3, são gerados pelo gerador de produtos canônicos, o qual pode ser elaborado, como visto anteriormente a partir de:

- Matriz de diodos;
- Matriz de encadeamento simples;
- Matriz de encadeamento duplo;

1.2.1. Ampliação de capacidade de um Multiplex

Um multiplex de 4 canais pode ser elaborado de 2 maneiras: (a) com um MUX de 4 canais, como já apresentado anteriormente; ou (b) com 3 MUX de 2 canais, conforme mostrado abaixo:



(a) **(b)**

Figura 1.12 – MULTIPLEX de 4 canais

Normalmente, na prática, são encontrados circuitos multiplex de 8 canais de informações (3 variáveis de controle). Desse modo, as montagens com tais dispositivos podem ser variadas de modo a ampliar a capacidade de um sistema multiplexador. A seguir,

apresentamos um exemplo da montagem de um MUX de 16 canais de entrada a partir de 2 MUX de 8 canais:

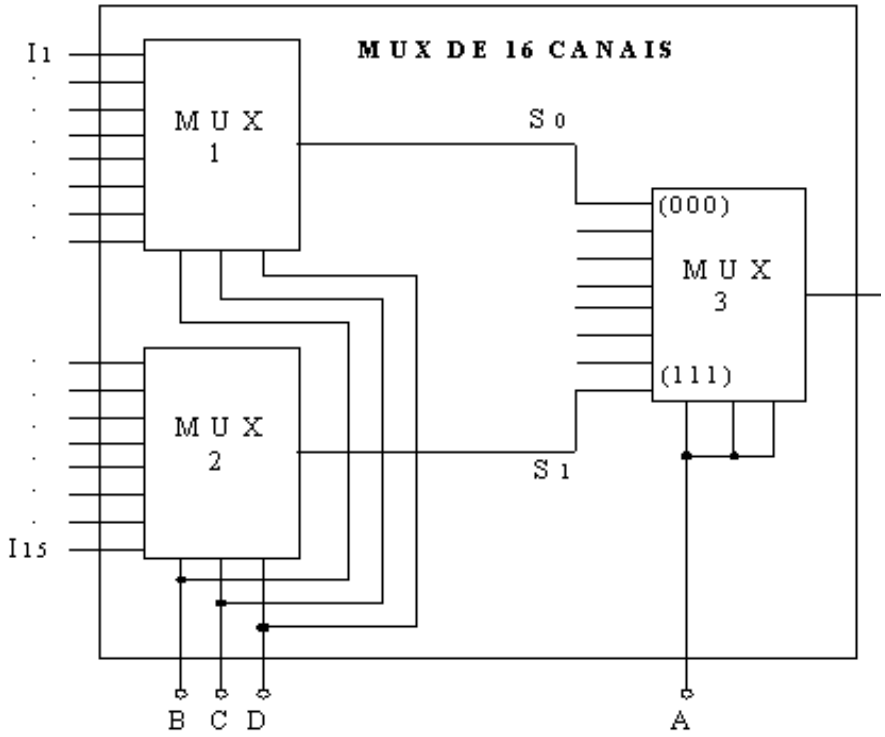


Figura 1.13 – MULTIPLEX de 8 canais

1.2.2. Endereçamento sequencial de um MUX

Um aspecto interessante no sentido de automatizar a seleção dos canais é a utilização de um dispositivo que permita apresentar sequencialmente na saída os dados das entradas. Isso pode ser feito, utilizando-se um contador binário que gera a sequência desejada, como no exemplo abaixo:

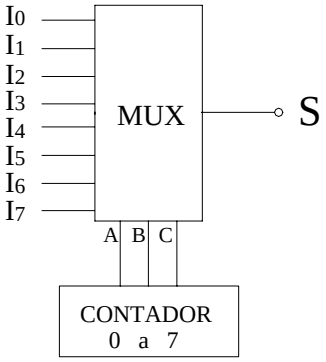


Figura 1.14 – MULTIPLEX - endereçamento sequencial

1.2.3. Aplicação de um Multiplex na solução de circuitos combinatórios

Anteriormente foi mostrado como resolver problemas de automação digital, utilizando portas lógicas básicas para casos em que a saída dependia exclusivamente das combinações das variáveis de entrada. Tratava-se, naquele caso, da elaboração dos chamados circuitos combinacionais para apresentar um valor específico de saída (0 ou 1) a partir de uma particular combinação das entradas. Como poderá ser visto nos dois exemplos apresentados a seguir, problemas daquele tipo também podem ser solucionados a partir da utilização de circuitos multiplexadores, particularmente interessante quando se tem um grande número de variáveis.

(a) Exemplo 1: suponhamos que, na análise de um problema físico qualquer, considerou-se que o número de variáveis de entradas fosse igual a 3 e, de acordo com a combinação de estados entre elas, a saída deveria apresentar os valores apresentados na tabela abaixo:

A	B	C	S
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

(b) Exemplo 2: decodificadores poderiam também ser montados a partir de circuitos MUX; abaixo um exemplo para a conversão do código BCD para o código Gray.

1.3. DEMULTIPLEX

Trata-se de um sistema que executa a função inversa do multiplex, ou seja, envia informações contidas numa linha para várias linhas de saída. Sua principal utilização é em conversores série-paralelo e sistemas de transmissão de dados, além dos geradores de produtos canônicos.

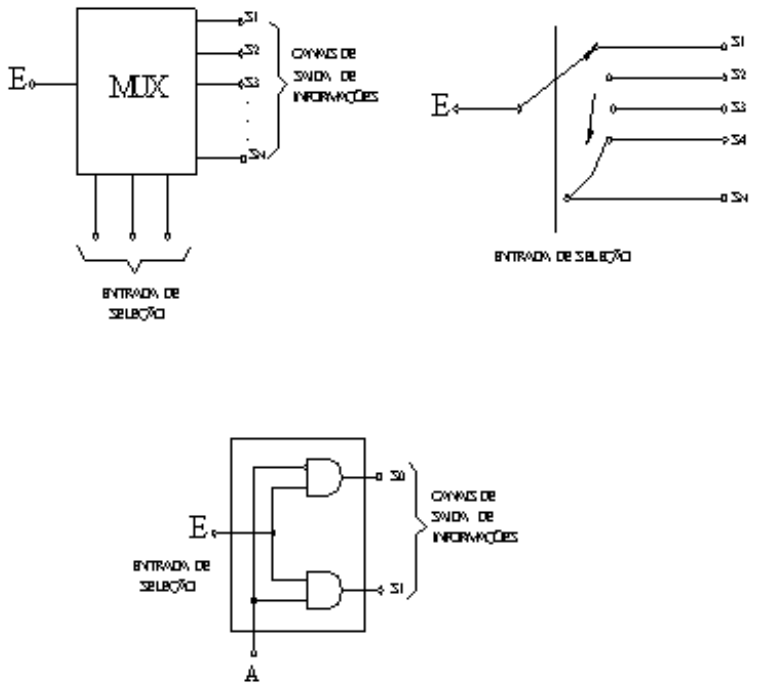


Figura 1.15 – Circuito DEMULTIPLEX

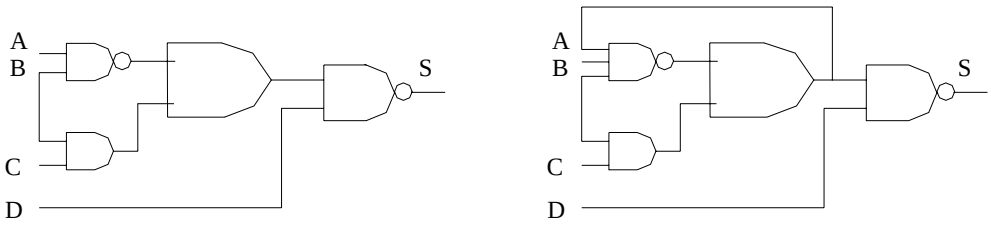
2. APLICAÇÃO DE SUBSISTEMAS SEQUENCIAIS EM PROBLEMAS DE AUTOMAÇÃO

1.1. Sistemas combinatórios x Sistemas sequenciais

No estudo de sistemas digitais, uma diferença importante pode ser detectada no que se refere à relação entrada/saída: há subsistemas em que ocorre dependência exclusiva entre a saída e as variáveis de entrada e outros em que não se pode determinar o valor da saída apenas conhecendo-se os valores das entradas, mas é necessário o conhecimento de outra(s) variável(is) para estabelecer o estado final daquela saída. Isso essencialmente diferencia os subsistemas combinatórios – cuja saída é do primeiro tipo, isto é, depende exclusivamente da combinação registrada entre as variáveis de entrada – dos sequenciais – em que é necessário não apenas conhecer os valores das entradas, mas também estados internos do sistema, ou ainda, valores imediatamente anteriores da mesma saída, para, então, identificar seu valor final.

Desse modo, há algumas formas de se identificar se um particular sistema digital é do tipo combinatório ou sequencial, com base nas definições acima. Essas formas podem ser as seguintes:

(a) Avaliando o circuito lógico correspondente:



circuito I circuito II

Figura 2.1 – Combinatório x sequencial por esquema de portas lógicas

Nota-se que, nesse caso, há um ramo de realimentação que liga a saída da porta OU central à porta NÃO E, de entrada (que ganha agora um terceiro terminal de entrada). Desse modo, enquanto no circuito I os valores de A, B, C e D se propagam de acordo com as portas lógicas representadas, até a entrada da porta NÃO E final, cuja saída é a saída do sistema, no circuito II essa propagação – e, portanto, os valores das saídas das portas E e NÃO

E iniciais – dependerá do valor que inicialmente havia na saída da porta OU. Em outras palavras, sem conhecer de antemão esse valor, não é possível determinar o valor de S no circuito II, o que implica dizer que uma particular combinação das variáveis de entrada poderá produzir valores diferentes na saída S, dependendo do valor original na saída da porta OU. A existência do ramo de realimentação é a característica mais determinante da diferença entre o sistema combinatório e o sequencial na avaliação do circuito lógico.

(b) Avaliando as respectivas tabelas da verdade:

Tabela I (*combinatório)*

A B	**S**
0 0	0
0 1	0
1 0	0
1 1	1

Tabela II *(sequencial)*

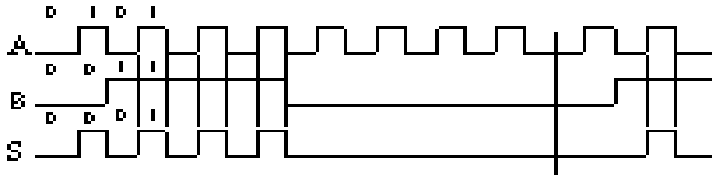
J K	**Q**
0 0	Q_a (*)
0 1	0
1 0	1
1 1	Q_a (**)

(*) 0 ou 1, dependendo do estado anterior de Q

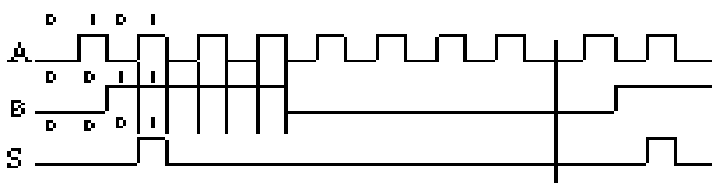
(**) 1 ou 0, dependendo do estado anterior de Q

A análise das tabelas permite distinguir claramente a diferença que caracteriza a primeira como de um sistema combinatório da segunda, correspondente a um sequencial: enquanto no primeiro caso, para cada combinação possível das variáveis de entrada o valor da saída S é único, no segundo, as combinações 0 0 e 1 1 podem produzir saídas 0 ou 1, dependendo de uma outra condição que não apenas os valores das entradas, ou seja, o próprio estado anterior que a saída apresentava antes da análise em questão.

(c) Avaliando as formas de onda representativas do funcionamento do sistema:



(a)



(b)

Figura 2.2 – Combinatório x sequencial por formas de onda dos sinais

Nesse caso, é possível notar uma diferença na segunda seqüência das formas de onda comparada à primeira: enquanto, para o circuito combinatório, sempre que uma particular forma de onda das entradas se repete a onda de saída é a mesma, para o circuito sequencial, isso não necessariamente ocorre. Se observarmos, por exemplo, o segundo pulso de A na fig. 2(b), que coincide com nível lógico 1 na entrada B, verificaremos que a saída S produz um pulso 1; todavia, no terceiro pulso de A, também coincidente com nível lógico 1 da entrada B, o valor observado na saída S é zero, caracterizando a mesma situação discutida nos casos anteriores: entradas iguais produzindo diferentes resultados de saída.

2.2. Subsistemas sequenciais

Para estudar, então, o comportamento dos diversos subsistemas sequenciais envolvidos em projetos de automação digital, é interessante que seja feita uma breve revisão dos conceitos e funcionamento dos três tipos básicos de multivibradores, que, em essência, representam esses circuitos.

2.2.1. Astáveis

Os circuitos multivibradores astáveis são, na verdade, circuitos osciladores, geralmente utilizados como geradores de pulsos, dada sua característica fundamental, que é a inexistência de um estado de saída estável. Seu funcionamento é baseado no princípio de que as situações instantâneas se reproduzem por elas mesmas em intervalos iguais ao período do multivibrador. A figura a seguir reproduz um exemplo de um circuito astável básico, utilizando portas NÃO E.

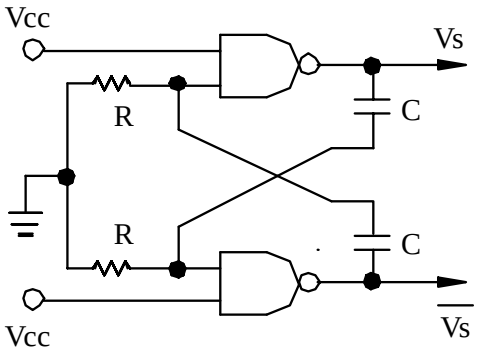


Figura 2.3 – Circuito astável

2.2.2. Monoestáveis

Os circuitos multivibradores monoestáveis têm por característica fundamental apresentar um estado considerado instável por um período de tempo pré-definido, após o que, ocorre o retorno ao estado estável. Isso é obtido através da apresentação de um pulso de disparo na entrada, conforme mostra a figura abaixo. Dependendo da configuração, o estado estável pode ser 0 ou 1 e o respectivo estado complementar é o que se apresenta na saída durante um período t_m, definido essencialmente em função dos componentes R e C associados. Um pulso positivo ou negativo – conforme a configuração (a) ou (b) respectivamente – provoca a mudança do valor da saída, que retornará ao original após a descarga do capacitor.

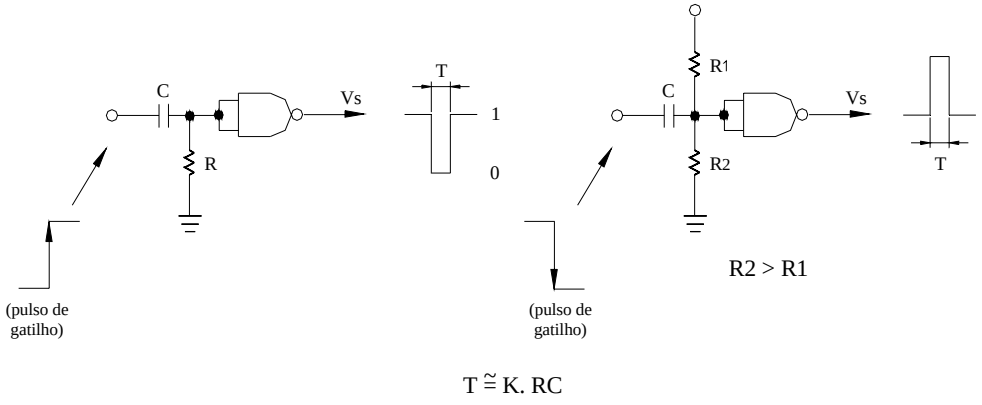


Figura 2.4 – Circ. Monoestável básico

Os monoestáveis integrados são, essencialmente, de dois tipos: (a) o **monoestável não redisparável**, que requer que o período total do pulso de disparo na entrada seja maior que o tempo t_m, pois, do contrário, a saída será imprevisível; e (b) o **monoestável redisparável**, em que essa restrição não ocorre, já que, caso os pulsos de disparo tenham período menor que o tempo t_m previsto, ele é programado para redisparar, "esquecendo" o tempo decorrido até então, conforme exemplificado nas formas de onda da figura abaixo.

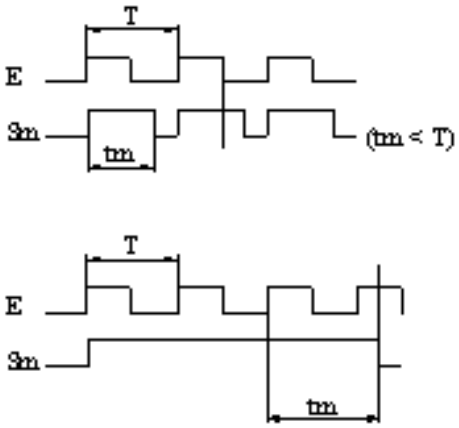


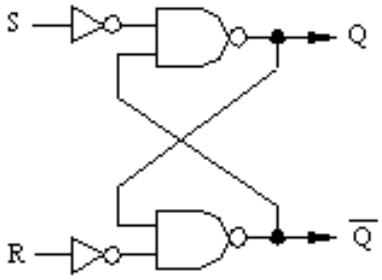
Figura 5 – Formas onda do monoestável

2.2.3. Biestáveis

Os circuitos multivibradores biestáveis são tradicionalmente conhecidos como os "latches" e flip-flops, cuja característica fundamental é apresentar um estado de saída estável seja em nível 0 ou em nível 1, a partir de uma particular combinação de entradas (isto é, enquanto as entradas não mudarem, a saída é constante). Os exemplos principais de circuitos desse tipo são os seguintes:

(a) "Latch" RS (memória)

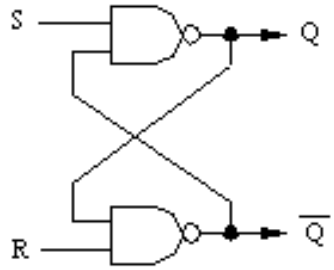
Configuração 1:



S	R	Q
0	0	Memória
0	1	0
1	0	1
1	1	1*

Figura 2.6 (a)

Configuração 2:

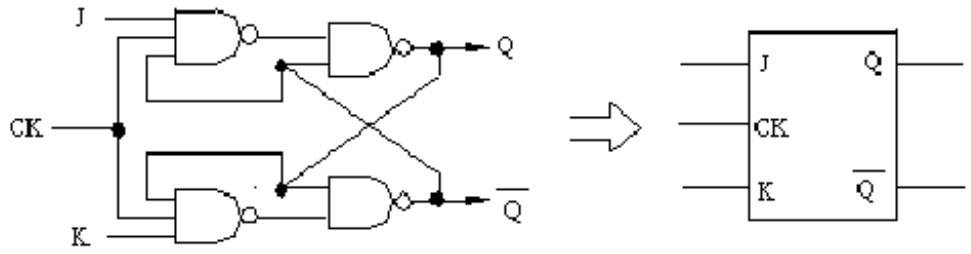


S	R	Q
0	0	1*
0	1	1
1	0	0
1	1	Memória

Figura 2.6 (b)

(b) Flip-flop JK

O JK é um tipo mais completo de célula de memória, já que traz necessariamente um controle de CK e todas as configurações de entrada produzem um resultado na saída, que pode ser previsto, conforme a tabela da verdade do circuito típico mostrado na figura a seguir.



J	K	Q	Ck
0	0	Q_a	↓ ↑
0	1	0	↓ ↑
1	0	1	↓ ↑
1	1	$\overline{Q_a}$	↓ ↑

Figura 2.7 – JK em bloco básico e tabela

Em função do seu comportamento, pode ser aplicado sob duas formas fundamentais:

- com as entradas J e K curto-circuitadas, de modo a que a operação do dispositivo corresponda às situações mostradas nas linhas extremas de sua tabela da verdade (J = K)| é o chamado **Flip-Flop Tipo T**;
- com as entradas J e K complementares, de modo que a operação do dispositivo corresponda às situações mostradas nas linhas intermediárias da sua tabela da verdade (J ≠ K)| é o chamado **Flip-Flop Tipo D**.

TIPO T (Divisor por 2)

Se, de um lado, não faz sentido prático a situação em que as entradas J e K – renomeadas como entrada T – correspondem ao nível lógico 0, pois a saída não se altera independentemente do número de pulsos de CK que o dispositivo receba, de outro, a configuração com entrada T = 1 é particularmente interessante para uma série de aplicações. Nesse caso, a cada pulso de CK, a saída muda para seu estado complementar (como definido na tabela da fig. 2.7, para J = K = 1), o que gera formas de onda como as apresentadas na figura seguinte:

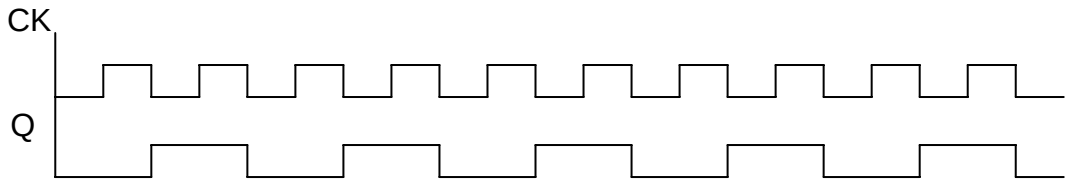
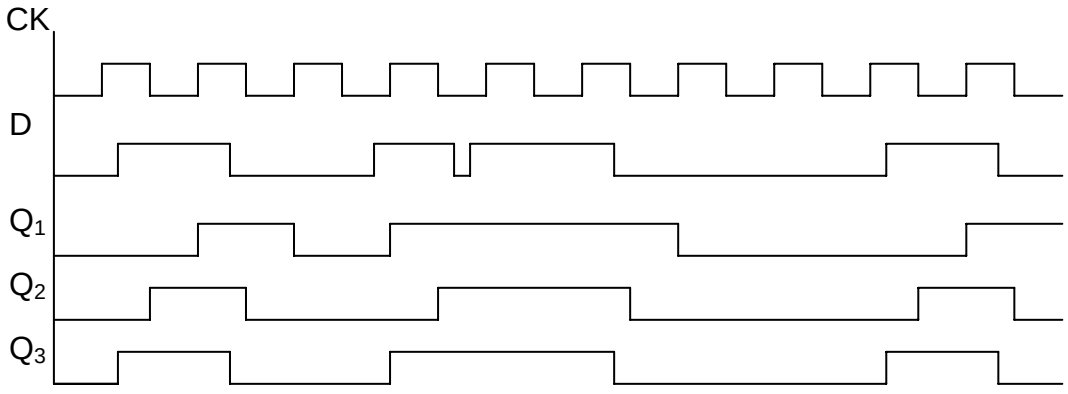


Figura 2.8 – Forma de onda da saída de um FF tipo T com entrada T = 1 em relação ao Ck

Observa-se no exemplo da figura anterior, em que o flip-flop é sensível à borda de descida do pulso de CK, que o período do sinal gerado na saída Q é exatamente o dobro do correspondente ao sinal de CK, o que caracteriza que o sinal da saída desse circuito é idêntico ao da entrada de CK, porém com a metade da sua freqüência, de onde deriva o termo “divisor por 2” atribuído a esse dispositivo. Essa característica do FF tipo T é particularmente interessante para fins de determinação de temporização de sinais, como será revisto mais adiante no item sobre Contadores.

TIPO D

Operando na condição em que as entrada J e K do biestável são diferentes entre si, esse dispositivo essencialmente “copia” na saída Q o valor observado na entrada D (a mesma que a entrada J) a cada pulso de CK. Dependendo da configuração do sistema, esse flip-flop pode ser sensível a três situações: à borda de subida, à borda de descida, ou ao nível (positivo) do sinal de CK. A figura abaixo apresenta exemplos para a configuração da forma de onda de saída para esse dispositivo para cada uma das situações mencionadas, em função do sinal de entrada.



Q_1 - sensível à subida Q_2 - sensível à descida Q_1 - sensível a nível

Figura 2.9 – Formas de onda da saída de um tipo D em função do CK

2.3. Aplicações básicas

A partir desse ponto, passaremos a realizar uma análise de subsistemas sequenciais através de procedimentos de temporização (“timming”), ou seja, pelo estudo das formas de onda associadas a problemas específicos de automação que podem ser resolvidos a partir da utilização desses tipos de circuitos. Essa etapa está dividida em duas partes: nessa primeira, serão apresentados alguns problemas específicos e mostrada uma resolução envolvendo um tipo particular de dispositivo sequencial no circuito-resposta; isso envolverá também os item 2.4 e 2.5 a seguir – que tratarão especificamente sobre associação de biestáveis e de monoestáveis. Na segunda parte, a partir do item 2.6, serão propostos diversos exercícios genéricos, no intuito de reforçar as técnicas de resolução.

2.3.1. Um torno deve usinar uma peça durante um intervalo de tempo t_s (definido pelo nível alto de um sinal de CK). Quando a peça estiver em posição, é acionado um sinal B. A peça deve estar sempre posicionada antes de começar o tempo t_s, para poder ser usinada. Qual o circuito que pode satisfazer as condições acima?

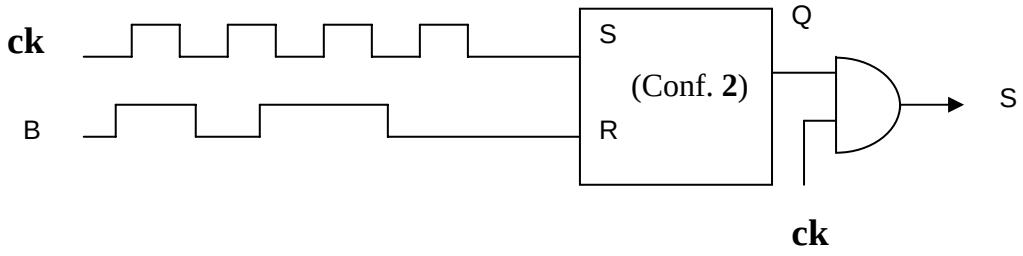


Figura 2.10

2.3.2. Um sistema deve separar as peças que chegam em intervalos irregulares diante de duas esteiras, de modo que uma peça vá para uma esteira, a próxima para a esteira seguinte e assim sucessivamente. Como isso pode ser realizado?

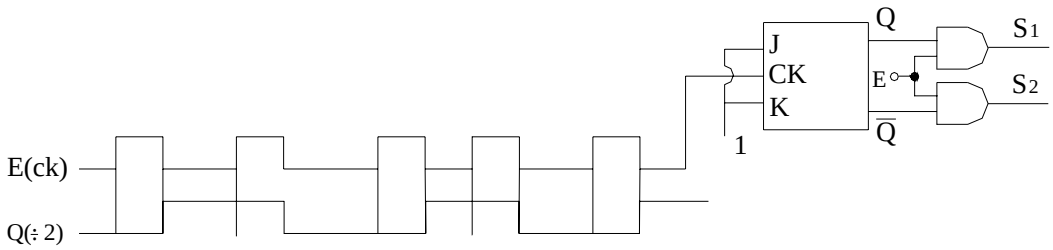


Figura 2.11

2.3.3. Numa estrada onde carros e caminhões transitam tanto para a esquerda quanto para a direita, devem ser contados somente os caminhões que vão para a direita. Foi construído um desvio onde só um veículo passa por vez (tanto para a esquerda quanto para a direita) e onde foram colocados dois sensores **A** e **B** separados por uma distância **L**. Os caminhões são sempre maiores que **L** e os carros menores. Nunca os veículos se sucedem com distância menor que **2L**.

Qual o sistema que permite contar os caminhões que vão para a direita?

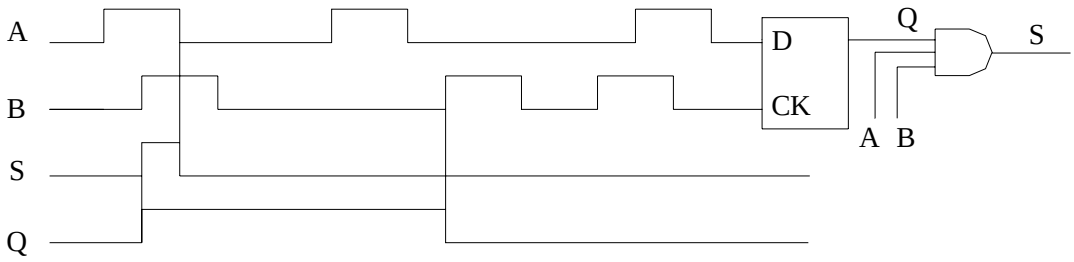


Figura 2.12

2.3.4. Sacos de arroz importados são descarregados com intervalos irregulares numa esteira. Alguns sacos devem ser sorteados para fiscalização. Projetar um circuito que permita a seleção aleatória.

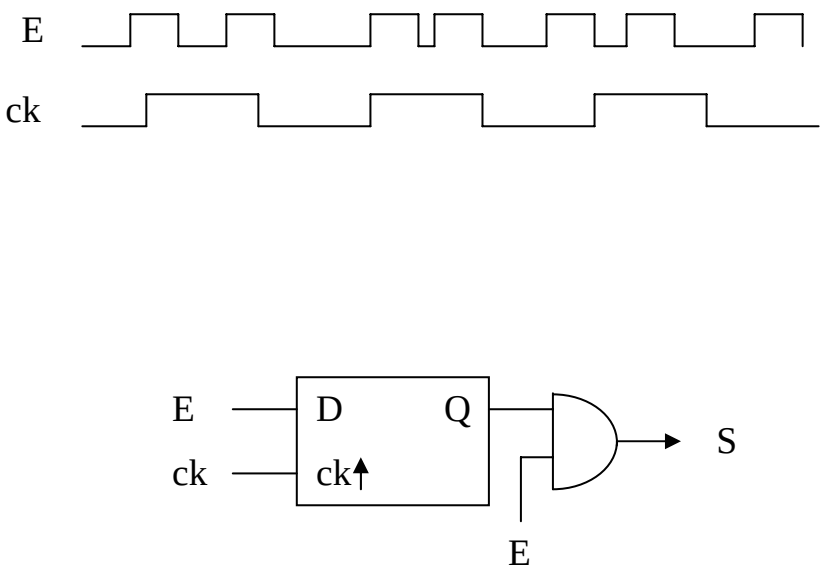


Figura 2.13

2.3.5. Projetar um sistema para, num aeroporto, selecionar ao acaso os passageiros que deverão se apresentar na alfândega. Utilizar duas variáveis de entrada: um clock e um sinal vindo de um botão B apertado por cada passageiro.

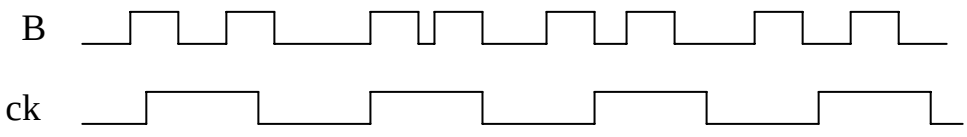


Figura 2.14

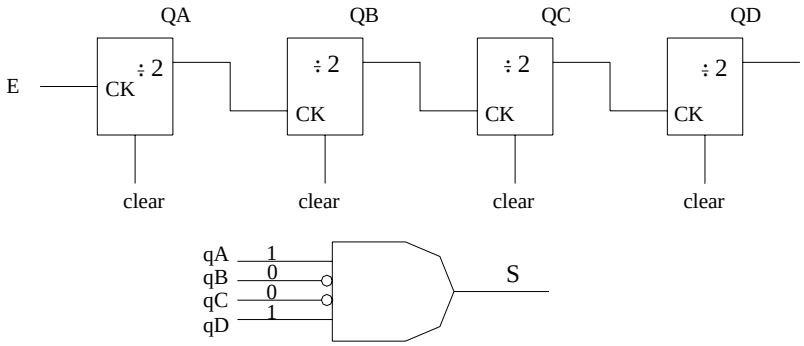
2.4. Associação de Biestáveis

2.4.1. Contadores

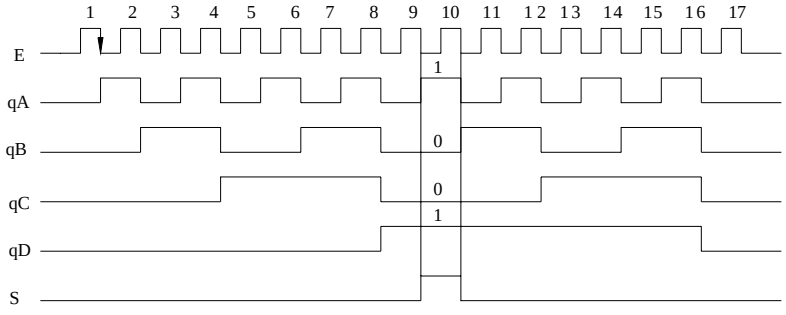
Existem dois tipos: assíncronos e síncronos. No primeiro caso, embora dependam de uma entrada externa de CK, os estágios a partir do segundo têm sua entrada de CK dependente da saída do estágio imediatamente anterior, enquanto que para o segundo caso, o CK externo é ligado a todos os estágios simultaneamente.

Para efeito de contagem efetiva de pulsos, normalmente os contadores assíncronos são mais utilizados, particularmente em função de sua simplicidade. Veremos em seguida, alguns exemplos de aplicação desses dispositivos em processos de seleção de pulsos.

Exemplo 1: Contador com decodificação da informação 9 (não queremos zerar os contadores, apenas selecionar o número 9).



(a)



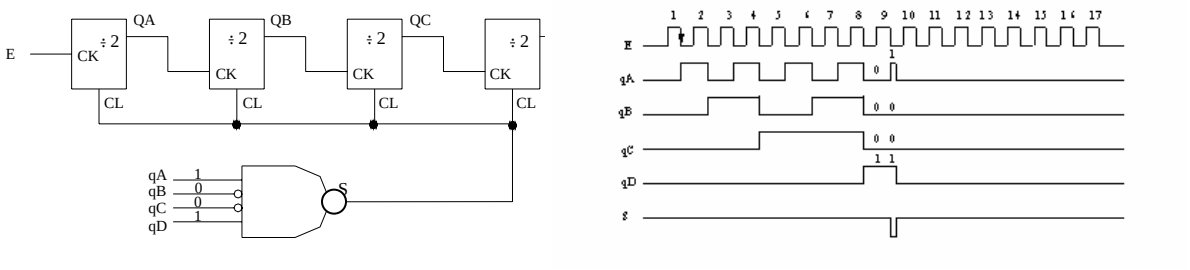
(b)

Figura 2.15 – Contador assíncrono e formas de onda

Obs. 1: A saída S é a saída do circuito que decodifica a informação 9. O *clear* dos contadores não está ligado. Estamos apenas selecionando o 10º. pulso.

Obs. 2: As saídas do circuito voltam a zero após a passagem do 16º pulso.

Exemplo 2: Contador zerado na informação 9. Conta até 8.



(a) o ***(b)***

Figura 2.16

2.4.2. Aplicação de Associação de Biestáveis

Assim como feito no item 2.3 anterior, apresentam-se, a seguir, alguns problemas de automação envolvendo especificamente agora a associação de biestáveis via contadores.

a) A cada 7 frascos que se apresentam numa linha de produção, selecionar um para controle de qualidade.

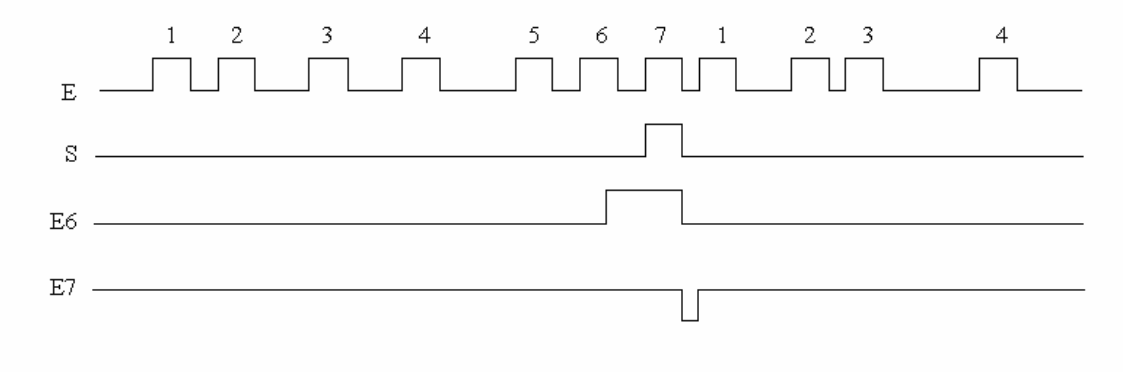


Figura 2.17

O sistema deve zerar o contador após a passagem do 7º frasco para poder começar a contagem novamente. O sistema tem que decodificar a informação (6) para poder selecionar o 7º frasco.

b) Um sistema deve separar as peças que chegam, em intervalos irregulares à frente de duas esteiras. As peças devem ser selecionadas da seguinte maneira: 3 peças para a primeira esteira e 4 peças para a segunda esteira.

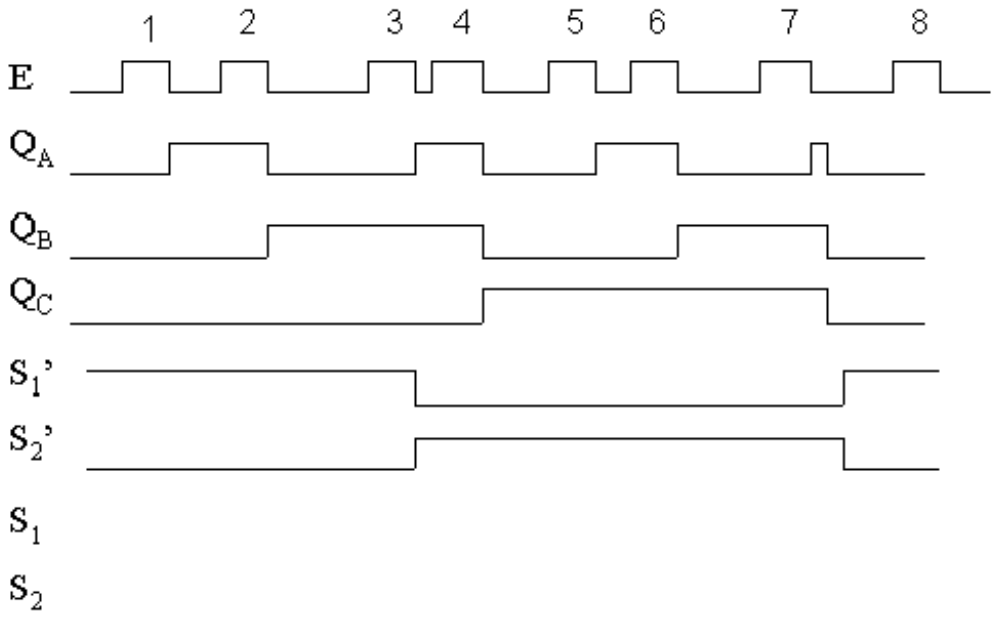


Figura 18

2.5. Aplicação dos Monoestáveis

2.5.1. Uma máquina operatriz deve trabalhar dois minutos, parar três minutos, trabalhar cinco minutos, parar dez minutos e recomeçar o ciclo. Estabelecer o sistema que permita mostrar a forma de onda do funcionamento da máquina de acordo com o ciclo apresentado.

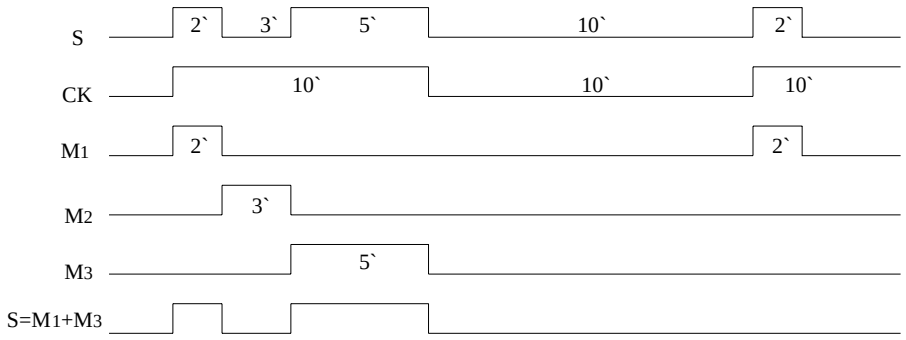


Figura 2.19

2.6. Aplicação de subsistemas sequenciais em problemas de automação

Como explanado ainda no item 2.3, a partir daqui serão propostos alguns problemas de automação em que se deverá aplicar a solução por “timming”, envolvendo variados subsistemas sequenciais, de acordo com o que já foi apresentado nos itens anteriores. Assim, o procedimento mais conveniente a ser adotado deve ser a determinação de todas as hipóteses de comportamento do sistema como um todo, através do levantamento das possíveis formas de onda e, a partir daí, procurar identificar o(s) tipo(s) de sistema que melhor pode(m) converter as entradas estabelecidas na(s) saída(s) necessária(s). (OBS.: embora normalmente haja uma solução “padrão”, que corresponde à resposta mais elementar para cada problemas, é sempre possível a existência de outras soluções diferentes – geralmente mais complexas – que satisfaçam os requisitos estabelecidos no enunciado).

2.6.1. Deve-se encher uma caixa d’água quando o nível de água estiver na posição A (o que é determinado por um sensor *A* naquela posição), completando-a até a posição B (determinada por um sensor *B*). Enquanto a água não baixar até o nível A, a caixa não deve ser enchida novamente. Implementar o sistema que permite ligar e desligar automaticamente a bomba d’água para satisfazer as condições acima.

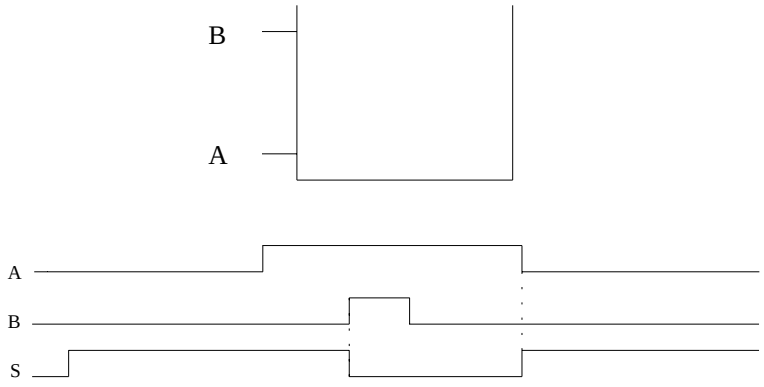


Figura 2.20

2.6.2. Uma máquina injetora de plástico deve ser acionada após o adequado posicionamento de uma peça na matriz (o correto posicionamento da peça é detectado por um sensor que gera um pulso completo – sinal *A* – e o acionamento da máquina deve ser feito através do aperto de um botão – sinal *B*). O projeto do sistema é tal que os sinais *A* e *B* **não** devem ser simultâneos. Se, porém, o botão for acionado antes do correto posicionamento da peça, determinado pelo pulso completo correspondente ao sinal *A*, um alarme automático intermitente deve disparar. Além disso, se o controlador deixar passar um tempo maior que *T* para apertar o botão, após o posicionamento da peça, o mesmo alarme deve disparar automaticamente. A partir disso, projetar o sistema que permite o disparo (ou não) do alarme de acordo com os critérios apresentados acima.

2.6.3. Dentro de um misturador, um sistema de comando deve permitir o despejo de gotas de corante em cada minuto, com 1 minuto de intervalo, e na seguinte seqüência: 2 gotas vermelhas, 2 gotas azuis, 9 minutos de espera para misturar e recomeçar o processo. Implementar o sinal para despejar o corante azul.

2.6.4. Para o projeto de ar condicionado numa sala, dispomos de 2 compressores para refrigeração (A_1 e A_2). Quando a temperatura da sala estiver acima de 24º C, devem ser ligados os dois compressores juntos. Quando a temperatura estiver entre 22 e 24º C deve-se, num momento, ligar o compressor A_1 para refrigerá-la até 22º C e, em outro instante, o compressor A_2, para que esses equipamentos não permaneçam por muito tempo desligados. Com a temperatura igual a ou menor que 22º C, nenhum dos compressores deve ser ligado. Qual é o circuito que permite ligar os compressores A_1 e A_2?

2.6.5. Numa fábrica de tubos de PVC, um sistema automático deve fazer a separação de tubos que chegam numa esteira, da seguinte maneira: aqueles que forem maiores que um determinado comprimento ***d*** devem ser desviados para uma saída S_1, e os menores que esse comprimento, para uma saída S_2 (dois sensores A e B são utilizados para determinar esse tamanho). Além disso, de cada 5 tubos maiores que *d*, um deve ser enviado para inspeção. Implementar o circuito que possibilita separar os tubos e selecionar o que vai ser examinado.

2.6.6. Frascos de 2 litros de conteúdo máximo se apresentam embaixo de uma torneira automática. Um sensor *A* detecta a presença dos frascos (sinal *A*). Certos frascos estão vazios e outros já receberam 1 litro de líquido. Um sensor *B*, colocado junto ao sensor *A*, indica se os frascos estão vazios ou com 1 litro de conteúdo (sinal *B*). Quando se apresentar um frasco que já contém 1 litro, o líquido deve ser despejado durante um tempo T_2 e menor que T_1.

Implementar o circuito para operar esse sistema.

2.6.7. Um circuito fornece pulsos quadrados de período igual a 2 μs, e largura de pulsos de 1 μs. Queremos obter um sinal de período igual a 8 μs e largura de pulso de 2 μs. Qual deverá ser o circuito que permite obter o sinal desejado?

2.6.8. Projete um sistema de segurança contra roubo de carro que deve ser implementado de tal modo que a partida só possa ser dada quando o botão que aciona os faróis for ligado, o cinto de segurança do motorista for afivelado e aquele botão for, em seguida, desligado.

2.6.9. A porta de um cofre de banco é aberta por um sinal de relógio em intervalos regulares desde que o gerente, por segurança, tenha apertado e soltado um botão. Projete um sistema que possibilite abrir essa porta.

2.6.10. Criar um sistema de alarme para um cofre de banco de tal maneira que a porta possa ser aberta somente às 10 h e às 15 h, utilizando um relógio digital que fornece um pulso a cada hora. Qualquer abertura da porta fora desses horários deve disparar um alarme.

2.6.11. Implemente um sistema automático para um aeroporto a fim de rejeitar as malas, colocadas em intervalos irregulares numa esteira, que tiverem mais que 90 cm de comprimento.

2.6.12. Implementar um sistema de alarme para um banco. Após o fechamento do banco, o sistema de alarme é ligado (manualmente) a um relógio digital que fornece um pulso a cada segundo. Qualquer interrupção de energia elétrica do banco para o relógio deve disparar o alarme. Qualquer presença no interior do banco, enquanto o alarme estiver ligado, é detectada por ultra-som e deve também disparar o alarme.

2.6.13. Implementar um sistema para ligar a luz numa garagem quando um sensor *A* (colocado perto do solo) receber a luz dos faróis do carro. Para não acender a luz quando o sol bate neste sensor, um segundo sensor *B* é colocado no exterior da garagem, num lugar onde bate sol mas nunca a luz dos faróis. A luz é desligada manualmente apertando-se um botão. OBS.: a luz não deve apagar-se quando os faróis do carro são desligados.

2.6.14. Uma esteira utilizada para carregamento automático leva caçambas vazias defronte a uma estação de despejo. O funcionamento foi planejado de tal maneira que uma caçamba se apresenta a cada 15 minutos em frente à estação, leva 10 minutos para passar pela frente dessa mesma estação (a caçamba não pára) e o despejo do material demora 5 minutos. Entretanto, por problemas técnicos, o sincronismo entre o despejo do material e a passagem da caçamba às vezes falha, e pode ocorrer que o material comece a ser despejado um pouco antes da caçamba chegar à estação, ou continuar após sua passagem. Como as caçambas devem conter a quantidade certa de material, as que contêm menos devem ser retiradas.

Criar um sistema de controle para aceitar somente as caçambas com a quantidade correta de material.

2.6.15. A porta automática de uma joalheria deve ser acionada pela presença de uma pessoa que quer sair. No entanto, este acionamento é permitido somente após o gerente apertar e soltar um botão e quando não há ninguém esperando para entrar do outro lado da porta. A porta não pode ser aberta; isto é feito bloqueando-se eletronicamente a porta quando o sistema de alarme está ligado. Projete o sistema de controle dessa porta automática.

2.6.16. Para a obtenção de uma série de radiografias, o paciente precisa prender a respiração antes de ser disparado o botão que proporciona a exposição de raios-X. Se, durante a exposição, o paciente soltou a respiração (ou se não a prendeu antes), o filme não deve ser revelado. Implemente o sistema que permite o envio do filme à revelação.

3. CONVERSORES DE DADOS

3.1. Introdução

Os conversores Analógico-digital e Digital-analógico são os responsáveis por fazer a interface entre o mundo digital e o analógico. São também chamados de *conversores de dados.* A partir do avanço cada vez maior dos processos de digitalização de sinais, levando ao desenvolvimento de equipamentos eletrônicos chamados exclusivamente de “digitais”, é importante entender o significado de certos conceitos e termos associados a tais equipamentos, particularmente em razão de freqüentemente eles serem considerados “melhores” que os equivalentes analógicos. Por esse motivo, vamos nesse capítulo conhecer um pouco mais dos processos de digitalização, assim como as principais técnicas envolvidas na elaboração dos dispositivos responsáveis por isso a fim de desfazer alguns mitos e entender o que há de mais vantajoso na tecnologia digital em relação àqueles equipamentos eletrônicos mencionados.

Um aspecto importante a se considerar inicialmente é que os conversores a que nos estamos referindo discretizam uma grandeza física cuja variação costuma ser contínua, por exemplo, no tempo. As figuras abaixo representam bem essa conversão: no gráfico da esquerda pode-se ver que a variação da grandeza física no tempo é contínua, isto é, a qualquer *dt* que se considere, por menor que seja, sempre haverá um valor correspondente daquela grandeza, diferente do *dt* anterior ou posterior; já no gráfico da direita, a mesma grandeza física varia em intervalos temporais, isto é, corresponde a uma função discreta, de modo que, para um intervalo definido de tempo, o valor daquela grandeza não se altera (o que é representado por cada patamar da função discreta).

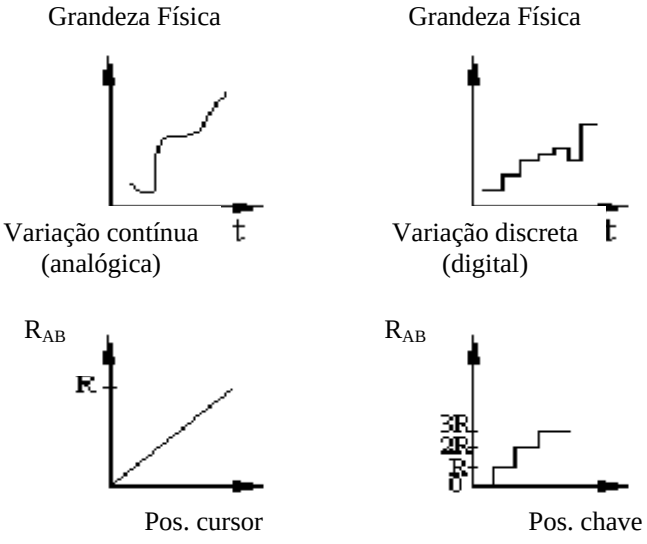


Figura 3.1 – Relação entre analógico e digital

Na figura a seguir, são representados exemplos práticos dessa relação: de um lado, um potenciômetro convencional, cuja variação de R em função da posição do cursor é contínua e crescente de A para B (mostrados na figura); de outro lado, porém, a variação da resistência total entre os mesmos pontos A e B se dá de forma descontínua, em função do posicionamento da chave (primeiramente R, depois 2R e, finalmente, 3R).

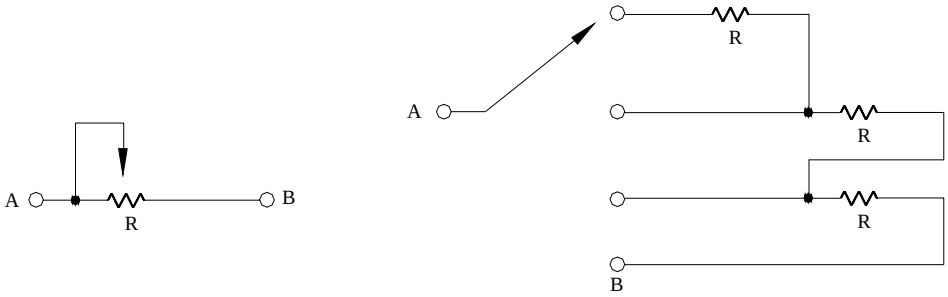


Figura 3.2 – Relação entre analógico e digital

No nosso mundo prático, há cada vez mais dezenas de aplicações do processo de conversão entre os dois universos (analógico e digital), com uma ênfase particularmente maior em relação aos sinais de áudio e vídeo e às telecomunicações, como, por exemplo, o sinal proveniente de um CD laser (digital) convertido em sinal elétrico e ondas sonoras (analógico) no alto-falante, os inúmeros processos envolvendo imagens digitais formadas a partir da varredura de uma fotografia ou do sinal de vídeo composto na câmara de TV (analógicos), ou a transmissão telefônica em que o sinal sonoro/elétrico (analógicos) no aparelho telefônico é convertido em pulsos (digitais) transmitidos por fibras óticas a centrais e reconvertido em som (analógico de novo) no aparelho receptor, entre inúmeros outros.

Um aspecto importante desses processos todos está naquilo que efetivamente pode fazer a diferença entre a “qualidade” relativa desses dois universos: se, por um lado, o mundo analógico contém todas as infinitas informações referentes ao sinal (incluído o que se classifica de ruído), o mundo digital pode – através de um processo chamado de *codificação* – selecionar a informação que realmente importa, eliminando, portanto, os ruídos indesejáveis. Para entender, então, um pouco melhor esses aspectos, vamos entender como se dá a transformação entre os dois mundos, conhecendo os processos seguintes.

3.2. Quantização

A ***QUANTIZAÇÃO*** consiste em transformar um sinal analógico contínuo em um conjunto de estados discretos. A cada um desses estados discretos costuma-se atribuir um código, num processo de ***CODIFICAÇÃO***. Quando se associa um código digital a esses estados, está-se, na verdade, fazendo uma *DIGITALIZAÇÃO* do sinal de entrada.

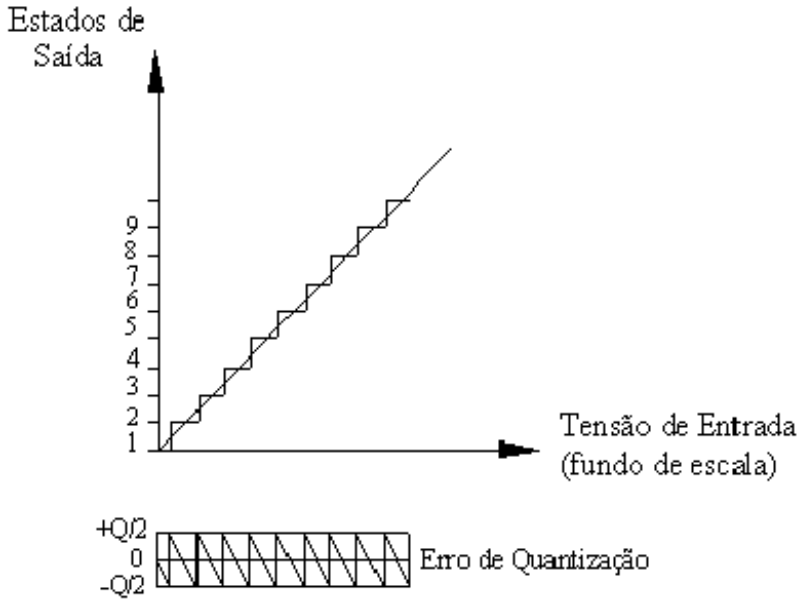


Figura 3.3 – Relação entrada-saída no processo de quantização de um sinal analógico

Alguns conceitos são importantes para se compreender adequadamente a Teoria da Quantização e, em particular, o gráfico apresentado na figura acima. São eles:

(a) RESOLUÇÃO ➡ refere-se ao número de estados discretos existentes no processo de quantização. No caso da digitalização de um sinal analógico, é dado em quantidade de bits do sinal digitalizado, sempre considerando a regra $\mathbf{2^n}$.

Ex.: se a quantidade de estados discretos for 8 ⇨ resolução = 3 bits

(b) QUANTUM ➡ trata-se do tamanho da quantidade analógica correspondente a um estado de saída discreto (no gráfico anterior, esse valor é especificado como o tamanho do patamar da "escada"), de tal modo que:

$$Q = \frac{V}{2^n}$$

onde:

Q = menor diferença analógica sensível ao conversor;
V = valor analógico de fundo de escala;
n = número de bits (resolução).

Ex.: Se V = 10V

- n = 2 bits ⇒ Q = 2,5V
- n = 3 bits ⇒ Q = 1,25V ⇨ *Quanto menor Q ⇒ maior a sensibilidade*
- n = 4 bits ⇒ Q = 0,625V

3.3. Conversor DIGITAL–ANALÓGICO (D/A)

Figura 3.4 – Bloco básico do conversor D/A

3.3.1. Circuito Básico

Na figura a seguir, é apresentado o circuito básico para elaboração de um conversor digital-analógico. Trata-se do circuito conhecido como **Conversor D/A proporcional.**

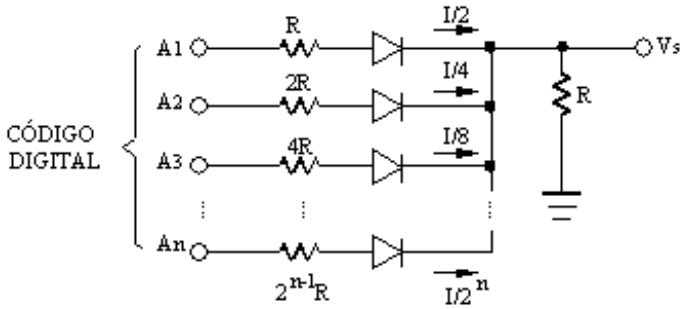


Figura 3.5 – Conversor D/A por rede proporcional

Esse circuito opera com base na circulação de corrente (ou não) pelos ramos das resistências proporcionais. Como a soma de todas as correntes que chegam no nó é o valor de corrente que passa pela resistência R' de saída, a tensão analógica V_S que será obtida sobre tal resistência será proporcional a essa corrente a qual, por sua vez, dependerá da existência ou não de tensão em cada ramo de resistências proporcionais do circuito. Como isso é função do valor digital aplicado na entrada – onde há um bit 1 na entrada digital, significa que o ramo

correspondente estará ligado ao V_{CC}, circulando, portanto, corrente, enquanto que, onde há bit 0, o ramo correspondente estará ligado ao terra, não circulando, então, corrente por ele – o valor analógico da tensão lida na saída será proporcional ao valor digital da entrada.

OPERAÇÃO:

(*) OBS.: Como, dependendo dos valores das resistências utilizadas, a tensão analógica de saída pode ser muito baixo (próximo dos níveis de ruído eletrônico), uma modificação que se pode fazer no circuito anterior é utilizar um amplificador operacional para ampliar o valor dessa tensão (por exemplo, de 6 mV para 6 V).

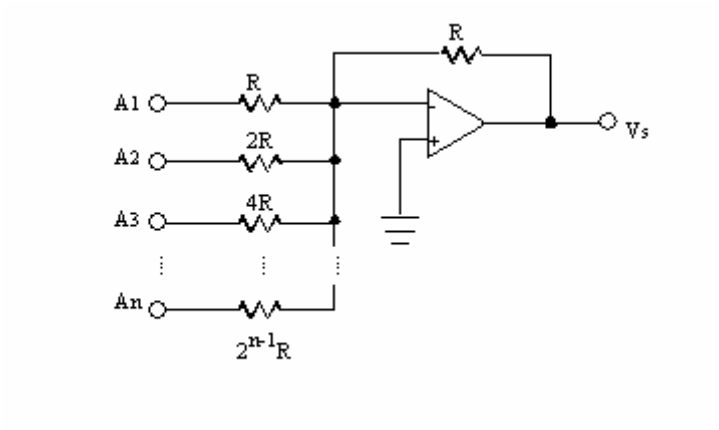


Figura 3.6 – Conversor D/A proporcional com amplificador operacional

O circuito mostrado anteriormente, porém, apresenta algumas desvantagens importantes:

- para muitos bits, há necessidade de valores muito altos de R para o ramo LSB;
- consequentemente, as correntes se tornam muito reduzidas nesses ramos (bits menos significativos), criando condições para introdução de ruídos;
- há necessidade de grande precisão de componentes para evitar o risco de não monotonicidade;
- a velocidade de conversão é limitada pela velocidade de comutação da chave e pela qualidade do amplificador operacional.

3.3.2. Conversor D/A com Rede R – 2R

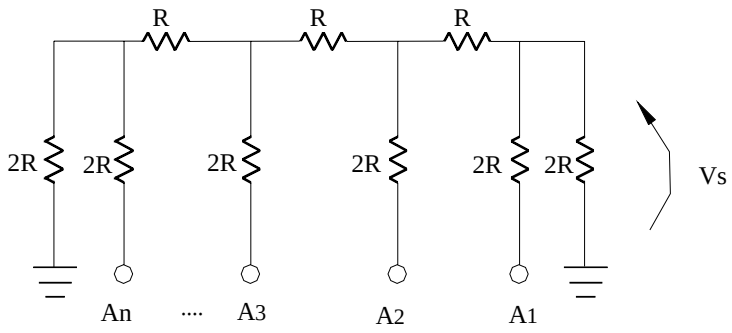


Figura 3.7 – Conversor D/A por rede R-2R

A figura acima exemplifica o modelo do conversor D/A montado a partir da chamada **Rede R-2R**, cujo funcionamento é semelhante ao Proporcional, só que, agora, em vez de a proporcionalidade entre a saída analógica e a entrada digital ser obtida através das variações de corrente que são geradas em ramos de resistências diferentes e proporcionais, isso é obtido através da diferença entre ramos de mesma resistência, mais ou menos distantes da saída, através dos quais as correntes circulam.

Na figura a seguir, é apresentada uma Rede R-2R para um conversor de 4 bits.

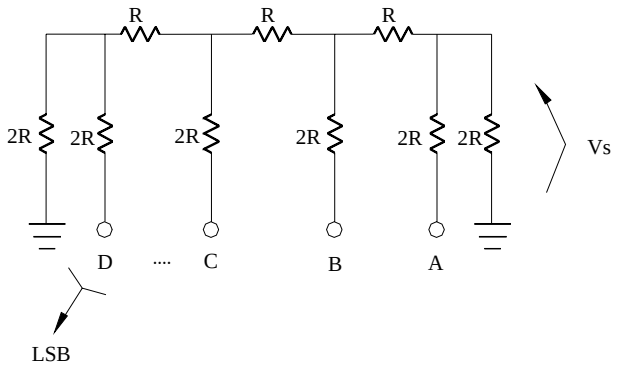


Figura 3.8 – Conversor D/A de 4 bits por rede R-2R

OPERAÇÃO:

Note-se que, a partir do exemplo anterior, a saída analógica de saída correspondente a um particular ramo individual dependerá exclusivamente apenas da relação entre V_{CC} e um valor fixo de proporcionalidade. Pelo Teorema da Superposição, então, a saída analógica total referente a vários ramos, será a soma das saídas referentes a cada ramo individual.

Por isso, esse circuito apresenta boas vantagens em relação ao Conversor D/A proporcional, como:

- não apresenta o problema da ampla variação de valores de R;
- traz facilidade quanto à precisão dos componentes, pois só há dois valores de resistores – R e 2R – necessários à sua elaboração.

Além disso, da mesma forma que no caso anterior, esse sistema pode ser "melhorado", através da colocação de um amplificador operacional na saída da rede. A seguir, como adendo, um exemplo de uma montagem de um CDA para conversão de 2 ou mais algarismos (cada um representado, por exemplo, por 4 bits BCD):

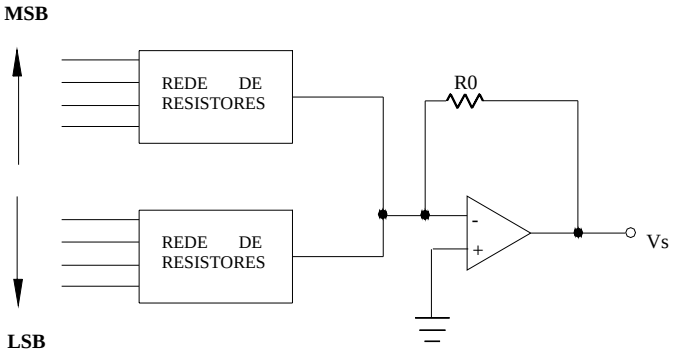


Figura 3.9 – Conversão D/A para 2 ou mais algarismos

3.4. Conversores ANALÓGICOS–DIGITAIS (A/D)

Figura 3.10 – Bloco básico do conversor A/D

3.4.1. Circuito Básico

Na figura a seguir, é apresentado o circuito básico para elaboração de um conversor analógico-digital, cuja técnica é conhecida como do **Contador** (ou **Rampa Simples**).

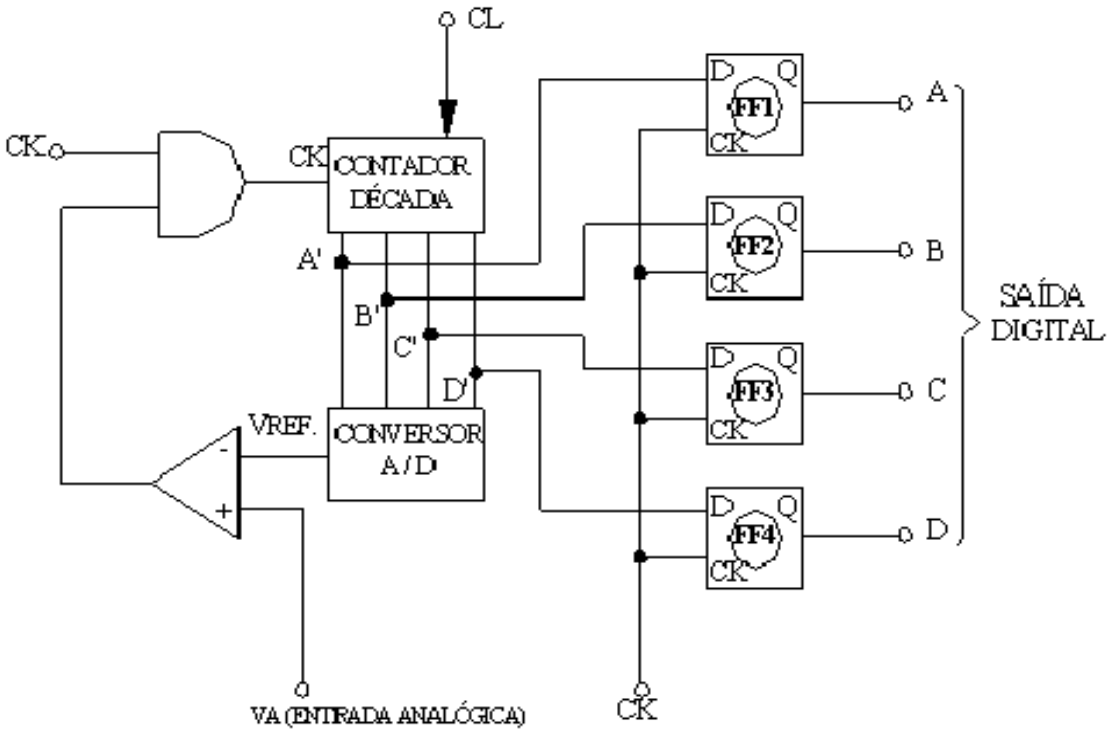


Figura 3.11 – Conversor A/D Contador ou de Rampa Simples

A operação desse circuito é bastante simples: zerado o contador, inicia-se a conversão, com a saída do contador sendo convertida em um nível analógico (através do D/A interno) e sendo continuamente comparada com a tensão de entrada V_A. Enquanto essa tensão de referência na saída do D/A permanecer inferior ao valor de V_A, a saída do comparador

permanecerá apresentando nível lógico 1, mantendo habilitada a porta E de entrada para o CK do contador, o qual continuará incrementando bits na saída. A partir do momento em que a tensão de entrada V_A se igualar ou superar a tensão de referência, a saída do comparador zera, desabilitando a passagem do CK para o contador que, portanto, pára a contagem. O valor digital na saída do contador, que é armazenado continuamente nos *latches* de saída, é, portanto, o resultado binário da conversão da tensão analógica de entrada.

Dependendo dos valores a serem convertidos, pode ocorrer que o erro relativo entre o valor digital de saída e o valor real da entrada analógica seja grande. Nesse caso, pode-se aumentar a sensibilidade do conversor, o que implicará um aumento no número de bits de saída também. Para o exemplo do circuito aqui descrito, poder-se-ia colocar um outro contador em série com o que já foi mostrado, de tal modo que a contagem passasse, por exemplo, de 0 a 9 para de 00 a 99.

É evidente que o circuito A/D apresentado tem uma série de restrições, sendo uma das mais importantes o tempo de resposta. É visível que o tempo de conversão, nesse caso, é intrinsecamente dependente da tensão de entrada: quanto maior for essa tensão, mais tempo levará até que, na comparação, a entrada de CK seja desabilitada e o conversor apresente o valor final na saída digital. Além disso, a precisão do processo é muito dependente também da precisão do CDA interno. Assim, buscando melhorar esses inconvenientes, outras técnicas de conversão A/D foram desenvolvidas, tendo sido aplicadas nos dispositivos comerciais disponíveis. A seguir, outras três técnicas serão apresentadas.

3.4.2. Técnica do Integrador (ou Rampa Dupla)

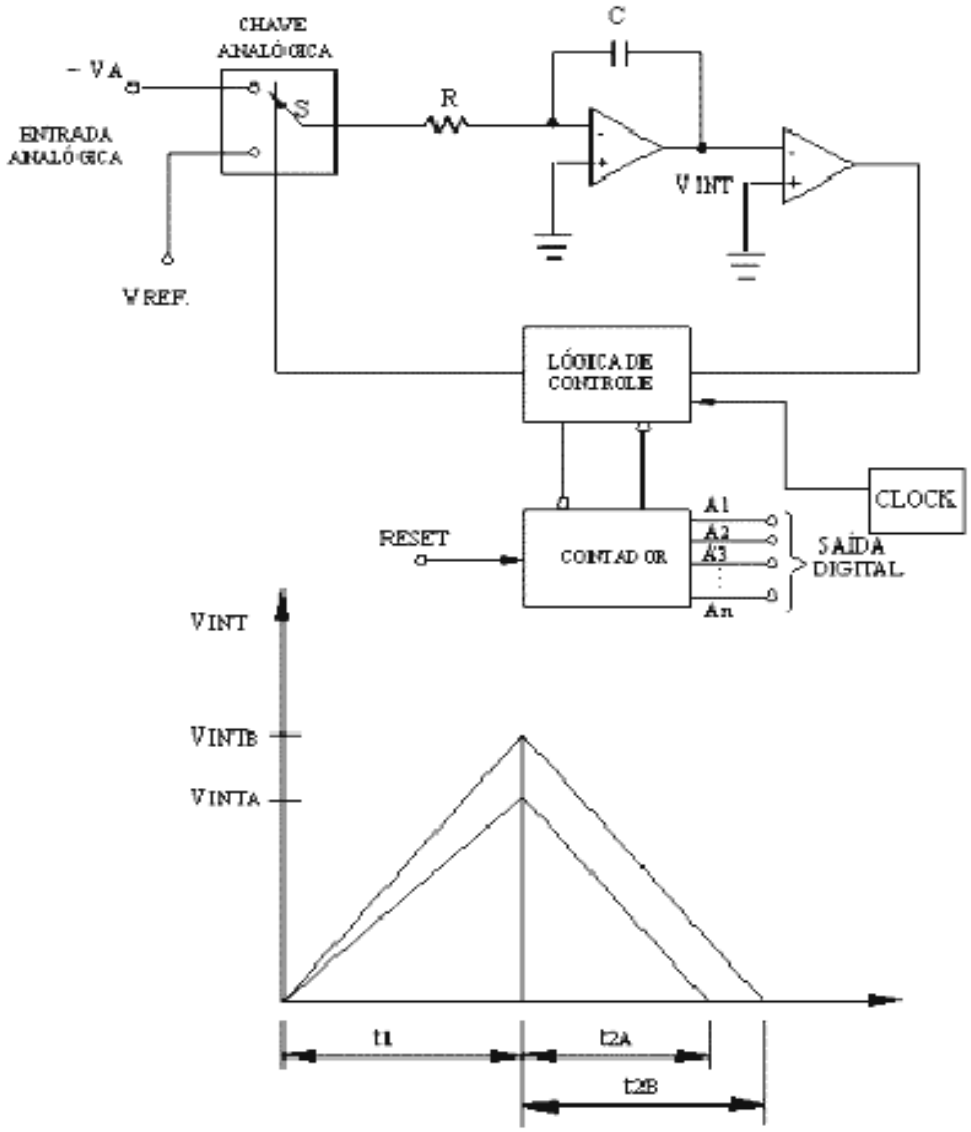


Figura 3.12 – Conversor A/D Integrador ou de Rampa Dupla

A operação básica do circuito da figura acima é dependente da relação estabelecida pelo comparador do sinal da saída do amplificador integrador. Ao conectar-se ao terminal de V_A (entrada analógica), esse sistema integrará esse sinal até um nível máximo dado pelo tempo t_1 em que o sinal de CK fornecido pelo circuito lógico de controle fica em nível 1 – mantendo a chave conectada à entrada analógica. Decorrido esse tempo, o CK muda de valor, e o circuito controle altera a posição da chave para o terminal onde está conectada a tensão de referência V_{REF}, positiva, contrariamente à tensão de entrada, que é introduzida com sinal negativo. Por essa razão, a tensão de saída do integrador, então, começa a diminuir por efeito do sinal contrário de V_{REF}. Essa redução ocorre até que o valor de V_{INT} chegue a zero. Então, o

comparador, ao identificar valores iguais nas duas entradas, dá um sinal para que a lógica de controle desconecte a chave, já que o processo de conversão chegou ao final.

O valor da tensão na saída do integrador é dado por:

$$V_{INT} = -V_{entrada} \int \frac{1}{RC} dt$$

Assim, isso explica por que a rampa de descida no gráfico da figura anterior tem sempre a mesma inclinação, já que os parâmetros associados são constantes (V_{REF}, R e C). Já para a rampa ascendente, a inclinação dependerá do valor da tensão analógica de entrada V_A, também com R e C constantes: quanto maior o valor de V_A, maior a inclinação da rampa e maior o valor máximo de V_{INT} no tempo t_1 (constante). Como, então, a redução desse valor máximo de V_{INT} até atingir zero apresenta sempre a mesma taxa de redução, a diferença entre um V_{INT} maior ou um menor será medida pela diferença do tempo necessário para que a rampa chegue até zero, tempo esse que é medido pelo contador e apresentado na saída digital. Logo, pode-se concluir que V_A é função desse tempo t_2. Na verdade, na prática, teremos

$$V_A = V_{REF} \frac{t_2}{t}$$

e, como V_{REF} e t_1 são constantes, $V_A = f(t_2)$.

As principais **vantagens** dessa técnica estão nos seguintes aspectos:

- a precisão depende principalmente de V_{REF} e não de R e C e da freqüência de CK, desde que estes permaneçam constantes durante a conversão;
- é um conversor capaz de operar com 12 ou mais bits (ou 3 ou mais dígitos BCD);
- apresenta alta rejeição de ruído.

Como **desvantagem** principal pode-se citar o alto tempo de conversão ainda necessário para se obter o resultado final (~10ms ou mais), o que faz com que seja um tipo de técnica cuja **aplicação** principal se dá em voltímetros digitais e outros medidores comerciais.

3.4.3. Técnica de Aproximação Sucessiva

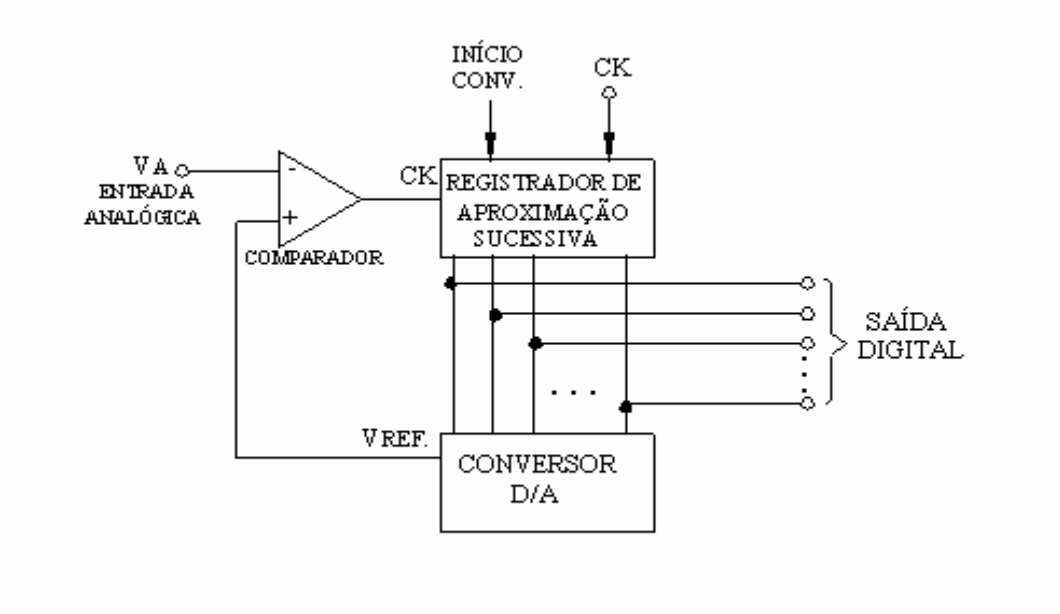


Figura 3.13 – Conversor A/D de Aproximação Sucessiva

Esse circuito opera fazendo uma espécie de "balanceamento" entre os diversos bits que gera, a partir de seus respectivos pesos. A saída do comparador na figura acima aciona o registrador de aproximação sucessiva, que é o sistema que gera saídas sucessivas de bits que são acoplados à entrada de um D/A interno o qual, por sua vez, gera a tensão V_{REF} que deve ser comparada à tensão de entrada V_A que se deseja digitalizar. Nesse processo, a cada pulso de CK, o registrador (formado por registradores de deslocamento e de armazenamento) "liga" o bit mais significativo da sua saída. O "peso" desse bit fará com que seja gerada uma tensão na saída do D/A que será comparada com V_A. Caso essa tensão seja menor que a de entrada, então aquele bit permanece "ligado", e o registrador acionará o próximo bit mais significativo para testar. Caso contrário, antes do teste do segundo bit mais significativo, o primeiro é "desligado" pelo registrador.

Esse processo segue dessa forma até que o bit menos significativo da saída do registrador seja "testado". Nesse instante, o sistema pára, apresentando na saída do conversor o valor binário que melhor se aproxima do valor analógico correspondente à tensão de entrada V_A.

A principal **vantagem** dessa técnica é que o tempo de conversão é menor que nos modelos anteriores (em torno de 10 a 20 μs). A **desvantagem** maior é, como no primeiro modelo, a existência do conversor D/A interno do qual depende muito a precisão do processo. Entretanto, como normalmente essa técnica é aplicada em sistemas com 8 ou mais bits e, dada a rapidez de conversão, é bastante aplicada em conversores utilizado em aquisição de sinais em processos de digitalização com aquisição do sinal por sistemas microprocessados.

3.4.4. "Flash" (ou paralelo)

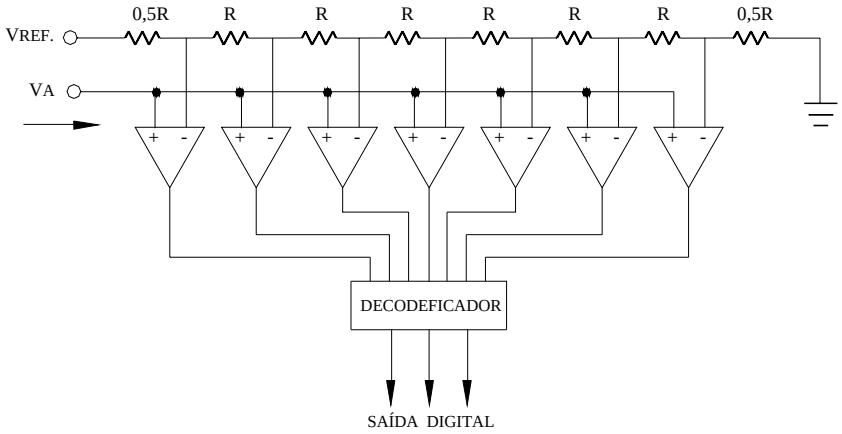


Figura 3.14 – Conversor A/D Paralelo ou "Flash"

Esse modelo de conversão A/D é o mais rápido existente, já que a saída digital é apresentada praticamente em tempo real (daí o nome "flash", pelo qual é mais conhecido). A tensão de referência V_{REF} é aplicada ao divisor resistivo de tal modo que cada ponto desse divisor, conectado a uma entrada de cada comparador, representa um valor de tensão correspondente a uma fração de V_{REF} (no circuito ilustrado na figura acima, por exemplo, a entrada negativa do primeiro comparador mais à esquerda receberia 7/8 de V_{REF}, enquanto a entrada do último receberia 1/8 daquela tensão). Isso é feito para que cada comparador compare (simultaneamente aos demais) o valor da tensão de entrada V_A com esse referencial. A partir disso, alguns comparadores produzirão nível lógico 1 na saída, enquanto outros produzirão nível 0, dependendo se V_A é menor ou maior do que o valor referencial de cada um. Com isso, pode-se gerar uma espécie de código, indicando quando a tensão de entrada supera ou não determinados valores pré-programados (as frações de V_{REF}).

Aplicando-se, então, as saídas desses comparadores – que geram essa espécie de código a que nos referimos – à entrada de um sistema decodificador (formado

essencialmente por circuitos combinacionais ou Multiplex), obtém-se na sua saída o valor em binário correspondente à entrada analógica.

Note-se que a grande **vantagem** dessa técnica está na extrema rapidez de conversão (praticamente em tempo real, como dito anteriormente), visto que a comparação entre V_A e as tensões referenciais é imediata e o único tempo de atraso existente é o devido às portas lógicas do decodificador, que é quase imperceptível. A principal **desvantagem**, por sua vez, é o alto custo desse circuito, o que pode ser notado em função da quantidade de comparadores necessários: como as saídas dos comparadores geram o código que será decodificado para os bits de saída, a quantidade de comparadores e de bits de saída se associa pela relação apresentada na tabela lógica mostrada abaixo:

Tabela lógica referente ao circuito-exemplo do conversor "flash" ou paralelo

Tensão de entrada	**Comparadores**							**Saída Binária**		
	C_1	**C_2**	**C_3**	**C_4**	**C_5**	**C_6**	**C_7**	**2^2**	**2^1**	**2^0**
0 a V/8	0	0	0	0	0	0	0	0	0	0
V/8 a V/4	1	0	0	0	0	0	0	0	0	1
V/4 a 3V/8	1	1	0	0	0	0	0	0	1	0
3V/8 a V/2	1	1	1	0	0	0	0	0	1	1
V/2 a 5V/8	1	1	1	1	0	0	0	1	0	0
5V/8 a 3V/4	1	1	1	1	1	0	0	1	0	1
3V/4 a7V/8	1	1	1	1	1	1	0	1	1	0
7V/8 a V	1	1	1	1	1	1	1	1	1	1

Logo, para se obter uma conversão para ***n*** bits são necessários nada menos do que $(2^n - 1)$ comparadores, que é o fator decisivo no custo desse sistema.

Todavia, sua **aplicação** é bastante vasta, em particular na conversão de sinais de alta freqüência, como radar, voz e, principalmente, vídeo.

4. DIGITALIZAÇÃO

4.1. Introdução

O processo de digitalização de sinais, que foi introduzido com os conceitos relacionados aos conversores A/D e D/A no capítulo anterior, não depende exclusivamente dos conversores e das técnicas de conversão A/D, mas também dos aspectos relacionados à amostragem do sinal a ser digitalizado. Esse, aliás, é um aspecto crítico desse processo, pois as características desse sinal são fundamentais para a escolha do tipo de conversor a fim de se poder, mais tarde, recuperar o sinal original.

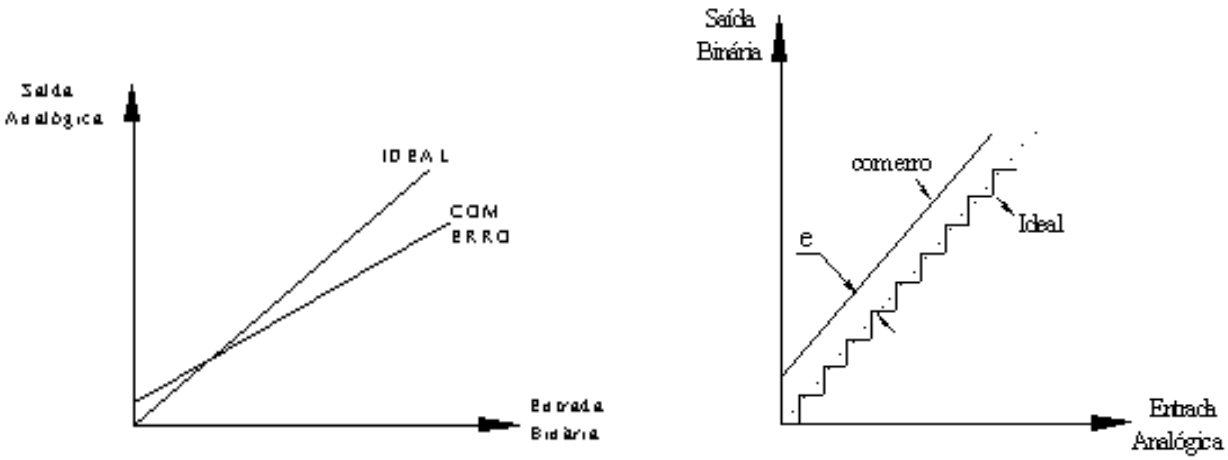
Como foi visto no capítulo anterior, as diversas técnicas de conversão D/A e A/D podem apresentar problemas de imprecisão, dependendo das características do sistema utilizado. Portanto, a fim de entender o que se espera e como proceder num projeto de digitalização de um sinal analógico qualquer, nesse último capítulo abordaremos a teoria da amostragem, antecedida de uma análise dos erros que podem existir nos processos de conversão D/A e A/D e o que fazer – se for possível – para corrigi-los.

4.2. Análise de Erros em Conversores D/A e A/D

A curva de transferência do conversor (já apresentada no início do item 3.2, sobre a teoria de Quantização) é a base para qualquer análise sobre possíveis erros associados à técnica de conversão D/A ou A/D. Com base nas diferenças entre a curva do conversor ideal (na verdade, uma reta a 45^0 entre os dois eixos que relacionam entrada e saída) e a do conversor sob análise, pode-se identificar uma série de problemas que eventualmente estão presentes nos circuitos.

4.2.1. Erro de "off-set"

Ocorre quando a tensão de "off-set" é diferente de zero. Para conversores A/D, isso pode ser detectado quando o valor analógico da entrada não permite que a função passe pela origem.



(a) **(b)**

Figura 4.1 – Erro de *off-set*: (a) Conversor D/A; (b) Conversor A/D

4.2.2. Erro de ganho

Ocorre quando a curva de transferência não aponta um ganho unitário (como na parte *a* da figura do item 4.2.1 acima). Na prática, isso é detectado quando há uma diferença em relação ao fundo de escala da conversão ideal.

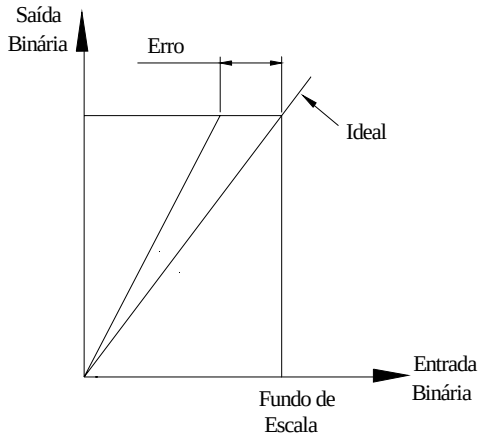
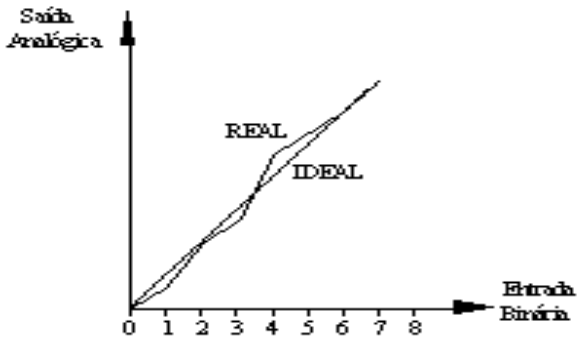


Figura 4.2 – Erro de ganho para conversores

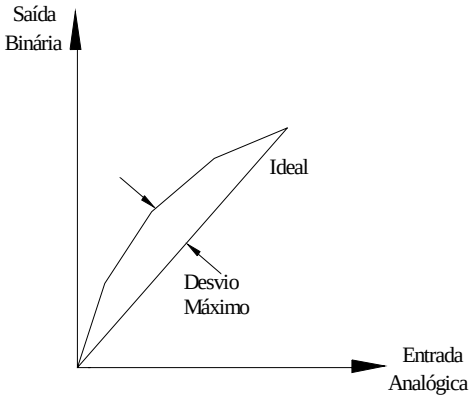
4.2.3. Erro de linearidade

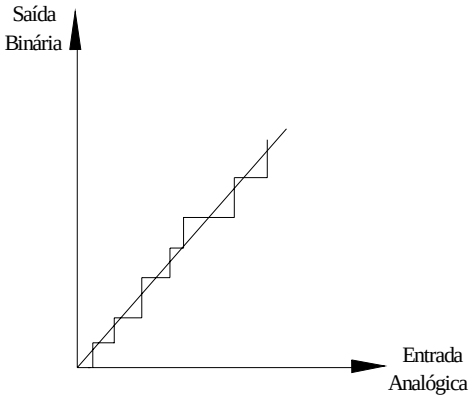
É o desvio de conversão em torno de uma linha traçada entre seus pontos inicial e final. Para o conversor A/D, esse desvio pode ser de dois tipos: **erro de linearidade integral**, em que as diferenças entre a curva ideal e a real são variáveis, existindo um desvio máximo, normalmente no meio da escala; e o **erro de linearidade diferencial**, em que o valor do "quantum" é diferente do valor projetado idealmente. As figuras abaixo exemplificam esses

erros: o gráfico em (a) para o conversor D/A, e os gráficos em (b) e em (c), para os outros dois erros respectivos descritos acima.



(a)



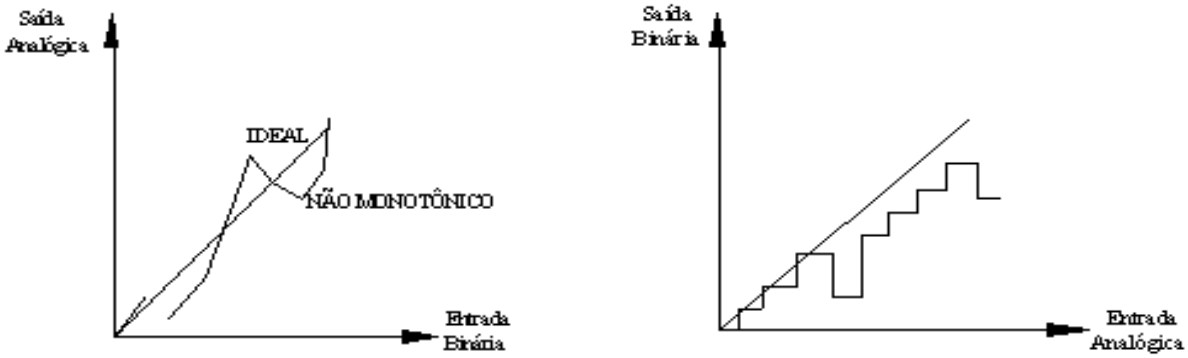


(b) **(c)**

Figura 4.3
(a) Erro de linearidade – Conversor D/A; (b) Erro de linearidade integral – Conversor A/D; (c) Erro de linearidade diferencial – Conversor A/D

4.2.4. Erro de monotonicidade

Num conversor D/A, se o código da entrada aumenta, o mesmo deve ocorrer com a tensão analógica na saída, enquanto que, para o conversor A/D, para entradas analógicas crescentes, a saída binária deve também obviamente apresentar-se com um código de valor crescente. Se isso não ocorre, o conversor não é monotônico.



(a) **(b)**

Figura 4.4 – Perda de monotonicidade: (a) Conversor D/A; (b) Conversor A/D

4.2.5. Erro de Chaveamento (ou "Glitch")

Exclusivo de conversores D/A, corresponde à situação quando, temporariamente, a chave que seleciona os dados de entrada passa completamente para o nível "0" ou "1".

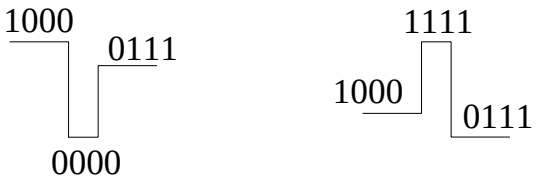


Figura 4.5 – Erro de chaveamento

4.2.6. Perda de Código

Esse, por outro lado, é um problema exclusivo de conversores A/D: ocorre quando a linearidade diferencial é maior que um "quantum".

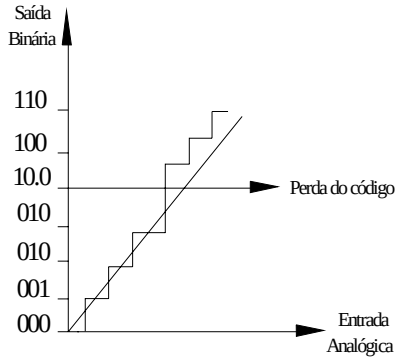


Figura 4.6 – Perda de código

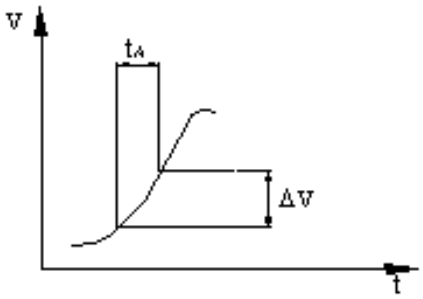
4.3. Amostragem

Todo processo de digitalização, conforme mencionado na introdução desse capítulo, depende intrinsecamente do tipo de sinal analógico a ser convertido em digital. Como visto no capítulo anterior, o conversor A/D necessita de um tempo fixo para fazer a quantização e codificação. Esse tempo depende de vários fatores: resolução, técnica de fabricação, velocidade dos componentes.

A velocidade de conversão depende: (a) da variação, no tempo, do sinal analógico; (b) da precisão desejada. Por esse motivo, alguns conceitos são importantes definir para entender a idéia de se amostrar um sinal para a sua conversão em digital. Dois desses conceitos são:

(a) Incerteza de Amplitude → corresponde à variação da amplitude de um sinal num determinado período de tempo

(b) Tempo de Abertura (t_A) → corresponde ao período em que essa variação ocorre.



(*)OBS.: ΔV = máximo erro na conversão

Figura 4.7 – Relação entre tempo de abertura e erro de conversão

4.3.1. Circuitos Amostradores – Retentores ("sample-hold")

São circuitos elaborados com o intuito de armazenar a tensão de entrada em capacitores durante um tempo suficiente para se realizar a conversão.

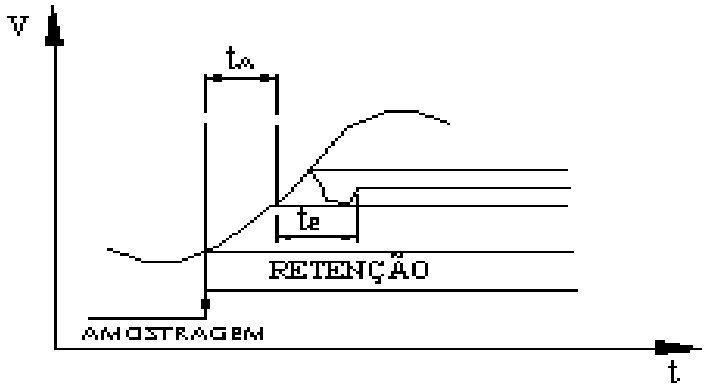


Figura 4.8 – Processo de amostragem e retenção do sinal na conversão A/D

Na figura abaixo, é apresentado o exemplo de um circuito amostrador-retentor básico:

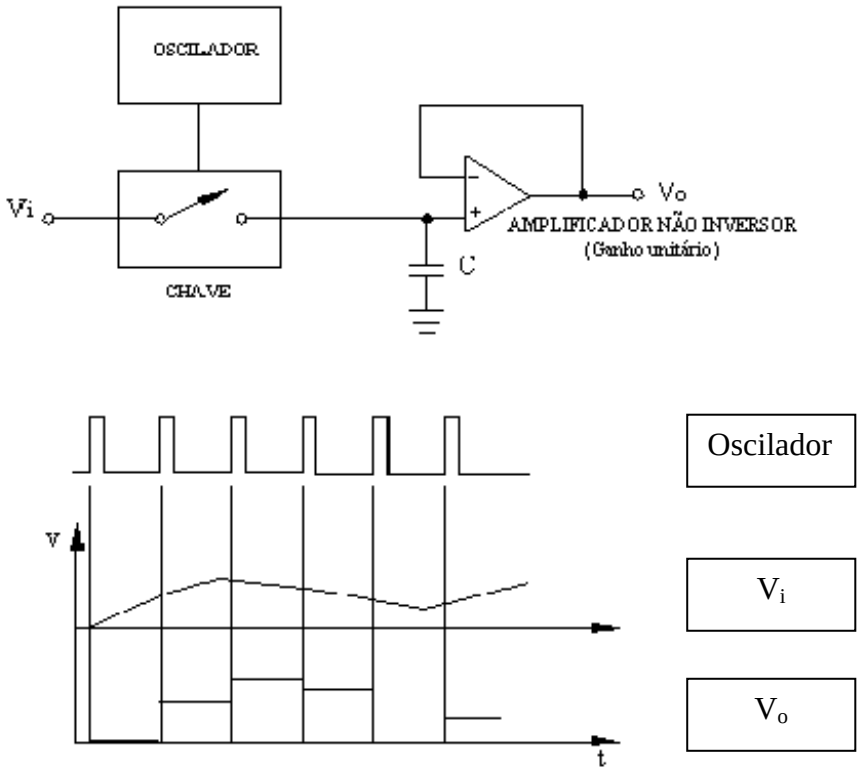


Figura 4.9 – Circuito amostrador-retentor e formas de onda

O papel desse circuito, conforme mostra o gráfico associado à figura acima, é manter em V_o, durante um tempo pré-definido, o valor amostrado do sinal de entrada V_i. Esse tempo é introduzido no circuito pelo oscilador, que chaveia o sinal de entrada para o circuito.

Então, a questão fundamental que se apresenta nesse caso é: e qual seria o valor desse tempo (isto é, a freqüência de chaveamento do oscilador)? Para buscar essa resposta, é necessário relembrar o teorema do próximo item.

4.3.2. Teorema da Amostragem

O Teorema da Amostragem diz em essência que "se um sinal contínuo, de banda limitada, tem componente espectral de frequência mais elevada igual a $f_{máx}$, então o sinal original pode ser recuperado sem distorção se a frequência de amostragem for maior ou igual a $2f_{máx}$".

Isso significa que a *frequência de amostragem* – que, no fundo, é a frequência do oscilador que mostramos anteriormente – deve ser, ao menos, o dobro da máxima frequência

do sinal a ser digitalizado. Na prática, esse valor – também conhecido como *frequência de Nyquist* – deve ser muito maior que $f_{máx}$ a fim de que se possa recuperar com facilidade o sinal analógico original. Caso contrário, ocorrerão distorções no sinal recuperado, conhecidas por "erros de *aliasing".*

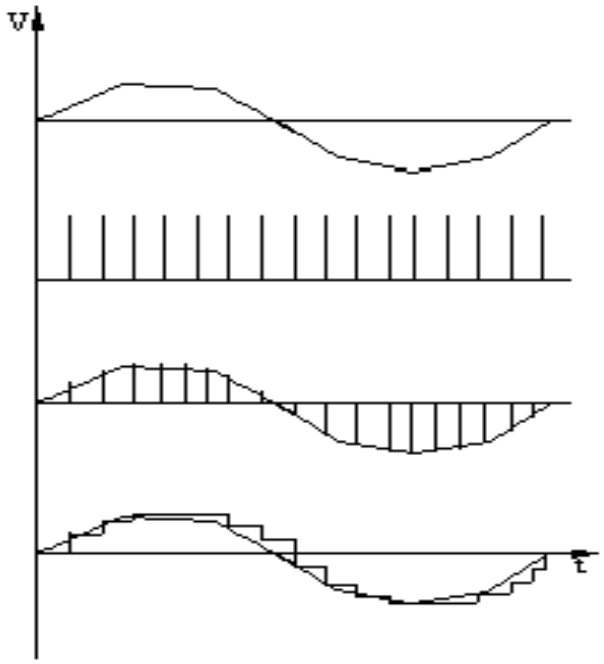


Figura 4.10 – Exemplo da aplicação do Teorema da Amostragem

Assim, a AMOSTRAGEM nada mais é do que a multiplicação do sinal analógico por um trem de pulsos amostradores. Na figura a seguir, é apresentado um exemplo da distorção na hora da recuperação do sinal original por ter sido utilizada uma frequência de amostragem inferior à freqüência de Nyquist.

4.4. Escolha do conversor

A partir dos conceitos apresentados nesses dois últimos capítulos, é possível agora definir mais adequadamente o tipo de conversor necessário em função da necessidade de digitalização imposta em um projeto qualquer.

Vários requisitos de projeto precisam ser levados em conta na hora da escolha entre os diversos tipos de conversores existentes. A começar da finalidade de seu emprego em um circuito particular, até as condições ambientais a que o dispositivo estará submetido, muitas questões precisam ser averiguadas para que se faça sempre a melhor opção, sobretudo em termos da relação custo-benefício. Os principais aspectos, porém, que merecem atenção são:

(a) velocidade requisitada de conversão;
(b) sensibilidade necessária;
(c) tipo de saída requerida;
(d) comportamento (variação) do sinal de entrada.

Da posse dessas informações de modo geral, é possível ser feita uma escolha bem razoável do dispositivo a ser empregado. Por exemplo: se o sinal de entrada é um nível DC constante (isto é, que não varia durante um período de tempo razoável), não é necessário optar por um conversor rápido, pois esse requisito (tempo de conversão) não é relevante àquela situação, ao passo que isso é um dos aspectos de maior atenção na escolha de um conversor para trabalhar com sinais de alta freqüência. Por isso, deve-se atentar à relação custo-benefício de que se dispõe na hora da escolha do tipo de componente mais adequado. A escolha, por exemplo, de um conversor do tipo “flash” para digitalizar sinais de baixa freqüência ou estáticos (num *scanner* de fotografias suponhamos) pode ser considerada como um equívoco, visto que o custo desse dispositivo seria alto demais para um sinal de entrada de pouca variação, ao passo que sua escolha seria plenamente justificada se o sinal a ser digitalizado fosse, digamos, a saída de vídeo de uma câmera de TV.

BIBLIOGRAFIA

1. AZEVEDO JR., J.B. **TTL/CMOS**. Érica Editora Ltda., 1991. 405p. 2 Vols.
2. BIGNELL, J. W.; DONOVAN, R. L. **Eletrônica Digital – Lógica Sequencial.** V. 2. Makron Books do Brasil Ed. Ltda, 1995, 383 p.
3. GONZAGA, A. **Sistema de aquisição de dados controlado por microcomputador.** São Carlos, 1983. 125p. (Dissertação de Mestrado, EESC-USP)
4. IDOETA, I.V.; CAPUANO, F.G. **Elementos de eletrônica digital.** Érica Editora Ltda, 1985. 504p.
5. MALVINO, A.P.; LEACH, D.P. **Eletrônica digital – princípios e aplicações.** McGraw Hill, 1988. 684p. Vol. 2.
6. MELO, M. **Eletrônica Digital**. Makron Books do Brasil Ed. Ltda., 1993, 414 p.
7. SCHIABEL, H. **Análise de qualidade de feixes de raio-x em unidades mamográficas através do desenvolvimento de sistemas medidores da KVp.** São Carlos, 1988. (Dissertação de Mestrado, EESC-USP)
8. TAUB, H. **Circuitos digitais e microprocessadores**. McGraw Hill, 1984. 510p.
9. TAUB, H.; SCHILLING, D. **Eletrônica Digital**. McGraw Hill, 1989.
10. TOCCI, R. J.; WIDMER, N. S. **Sistemas Digitais – Princípios e Aplicações.** Pearson/ Prentice Hall, 2003.
11. ZUFFO, J.A. **Sistemas eletrônicos digitais.** Edgar Blucher Ltda., 1976. 468p.